

Document made available under the Patent Cooperation Treaty (PCT)

International application number: PCT/KR05/000967

International filing date: 01 April 2005 (01.04.2005)

Document type: Certified copy of priority document

Document details: Country/Office: KR

Number: 10-2004-0065529

Filing date: 19 August 2004 (19.08.2004)

Date of receipt at the International Bureau: 30 June 2005 (30.06.2005)

Remark: Priority document submitted or transmitted to the International Bureau in compliance with Rule 17.1(a) or (b)



World Intellectual Property Organization (WIPO) - Geneva, Switzerland
Organisation Mondiale de la Propriété Intellectuelle (OMPI) - Genève, Suisse



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office

출 원 번 호 : 특허출원 2004년 제 0065529 호
Application Number 10-2004-0065529

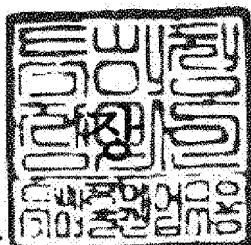
출 원 일 자 : 2004년 08월 19일
Date of Application AUG 19, 2004

출 원 인 : 한국전자통신연구원
Applicant(s) Electronics and Telecommunications Research
Institute

2005 년 06 월 09 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【제출일자】	2004.08.19
【발명의 국문명칭】	훈합 이중 스트림 구조의 디지털 텔레비전 송수신장치 및 그 방법
【발명의 영문명칭】	Double Stream Structure Digital Television Transmission and Receiving Method using Hybrid of E-8VSB, E-4VSB and P-2VSB
【출원인】	
【명칭】	한국전자통신연구원
【출원인코드】	3-1998-007763-8
【대리인】	
【명칭】	특허법인 신성
【대리인코드】	9-2000-100004-8
【지정된변리사】	변리사 정지원, 변리사 원석희, 변리사 최지명
【포괄위임등록번호】	2000-051975-8
【발명자】	
【성명의 국문표기】	김성훈
【성명의 영문표기】	KIM, Sung Hoon
【주민등록번호】	700716-1019222
【우편번호】	302-170
【주소】	대전광역시 서구 갈마동 갈마아파트 203-304
【국적】	KR
【발명자】	
【성명의 국문표기】	이재영

【성명의 국문표기】	LEE, Jae Young
【주민등록번호】	770912-1042821
【우편번호】	138-225
【주소】	서울특별시 송파구 잠실5동 27번지 주공아파트 514-201
【국적】	KR
【발명자】	
【성명의 국문표기】	지금란
【성명의 영문표기】	JI ,Kum Ran
【주민등록번호】	790215-2641435
【우편번호】	519-806
【주소】	전라남도 화순군 화순읍 만연리 167번지
【국적】	KR
【발명자】	
【성명의 국문표기】	김승원
【성명의 영문표기】	KIM,Seung Won
【주민등록번호】	640609-1268419
【우편번호】	305-390
【주소】	대전광역시 유성구 전민동 나래아파트 109-1804
【국적】	KR
【발명자】	
【성명의 국문표기】	이수인
【성명의 영문표기】	LEE,Soo In
【주민등록번호】	620216-1683712
【우편번호】	302-120
【주소】	대전광역시 서구 둔산동 크로바아파트 106-606
【국적】	KR
【발명자】	
【성명의 국문표기】	안치득

【성명의 영문표기】	AHN,Chie Teuk		
【주민등록번호】	560815-1053119		
【우편번호】	305-390		
【주소】	대전광역시 유성구 전민동 엑스포아파트 208-603		
【국적】	KR		
【우선권 주장】			
【출원국명】	KR		
【출원종류】	특허		
【출원번호】	10-2004-0022694		
【출원일자】	2004. 04. 01		
【증명서류】	첨부		
【우선권 주장】			
【출원국명】	KR		
【출원종류】	특허		
【출원번호】	10-2004-0032174		
【출원일자】	2004. 05. 07		
【증명서류】	첨부		
【심사청구】	청구		
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정 에 의한 출원심사 를 청구합니다. 대리인 특허법인 신성 (인)		
【수수료】			
【기본출원료】	0	면	38,000 원
【가산출원료】	68	면	0 원
【우선권주장료】	2	건	40,000 원
【심사청구료】	28	항	1,005,000 원
【합계】	1,083,000 원		

【감면사유】 정부출연연구기관

【감면후 수수료】 561,500 원

【기술이전】

【기술양도】 희망

【실시권허여】 희망

【기술지도】 희망

【요약서】

【요약】

1. 청구범위에 기재된 발명이 속한 기술분야

ATSC A/53에 관련된 VSB DTV 송수신장치 및 그 방법에 관한 것임.

2. 발명이 해결하고자 하는 기술적 과제

본 발명은 P-2VSB, E-4VSB 및/또는 E-8VSB가 혼합된 장인 데이터를 송수신함으로써, 수신성능을 향상시키는 DTV 송수신장치 및 그 방법을 제공하는 데에 그 목적이 있음.

3. 발명의 해결 방법의 요지

본 발명은 일반 데이터와 장인 데이터를 포함하는 디지털 영상 데이터 스트림을 입력받는 입력 수단, 상기 디지털 영상 데이터 스트림에 대하여 데이터 심볼로 코딩하는 인코딩 수단 및 상기 인코딩수단의 출력 신호를 변조하여 전송하는 송신 수단을 포함하고, 상기 인코딩 수단은 상기 장인 데이터에 대하여 여러 방식을 혼합하여 트렐리스 코딩을 수행함.

4. 발명의 중요한 용도

VSB DTV 송수신장치에 이용됨.

【대표도】

도 4

【색인어】

DTV, VSB, 장인 데이터, 일반 데이터

【명세서】

【발명의 명칭】

혼합 이중 스트림 구조의 디지털 텔레비전 송수신장치 및 그 방법{Double Stream Structure Digital Television Transmission and Receiving Method using Hybrid of E-8VSB, E-4VSB and P-2VSB}

【도면의 간단한 설명】

- <1> 도1은 종래의 DTV 송신장치를 나타내는 블록도,
- <2> 도2는 종래의 DTV 수신장치를 나타내는 블록도,
- <3> 도3은 도1의 송신장치와 도2의 수신장치 사이에 교환되는 전송 데이터 프레임의 구성도,
- <4> 도4는 본 발명의 일실시 예에 따른 DTV 송신장치를 나타내는 블록도,
- <5> 도5는 도4의 장인 인터리버/패킷 포맷터를 나타내는 블록 구성도,
- <6> 도6은 도5의 장인 데이터 인터리버를 설명하기 위한 도면,
- <7> 도7은 도4의 강화 인코더를 설명하기 위한 도면,
- <8> 도8은 도4의 강화 인코더 및 트렐리스 인코더를 설명하기 위한 도면,
- <9> 도9는 필립스(phi lips)사가 제안한 P-2VSB 방식의 장인 데이터의 트렐리스 코딩 블록도,
- <10> 도10과 도11은 한국전자통신연구원(ETRI)이 제안한 E-4VSB 방식의 장인 데이터

터의 트렐리스 코딩 블록도,

<11> 도 12와 도 13은 한국전자통신연구원(ETRI)이 제안한 E-8VSB 방식의 장인 데이

터의 트렐리스 코딩 블록도,

<12> 도14는 본 발명의 바람직한 일실시예에 따라 P-2VSB, E-4VSB 및/또는 E-8VSB 방식으로 장인 데이터를 혼합하는 트렐리스 코딩 블록도,

<13> 도15는 도4의 강인 데이터 처리기에 대한 상세 블록도,

<14> 도16은 도4의 송신장치가 전송하는 데이터 프레임의 필드 동기 세그먼트를 나타내는 도면,

<15> 도 17은 본 발명의 일실시 예에 따른 DTV 수신장치를 나타내는 블록도,

<16> 도18는 도17의 제이부에 대한 상세 블록도,

<17> 도 19은 도 17의 패킷 포맷터/강인 디인터리버에 대한 상세 블록도,

<18> 도20은 도19의 장인 데이터 디인터리버에 대한 상세 블록도이다.

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

<19> 본 발명은 차세대 텔레비전 시스템 위원회(Advanced Television System Committee, ATSC)의 디지털 텔레비전(Digital Television, DTV) 표준(A/53)에 관련된 잔류 측대파(Vestigial Side Band, VSB) DTV 송수신장치 및 그 방법에 관한 것

으로서, 보다 상세하게는 혼합 이중 스트림 구조의 디지털 텔레비전 송수신장치 및 그 방법에 관한 것이다.

<20> 지상 방송 채널을 통해 HDTV(High Definition Television) 전송을 위한 ATSC 표준은 트렐리스 인코딩 및 시간 다중화된 12개의 독립된 데이터 스트림을 10.76 MHz 레이트의 8 레벨 VSB(8-VSB, {-7, -5, -3, -1, 1, 3, 5, 7}) 심볼 스트림으로 변조한 신호를 사용한다. 이 신호는 표준 VHF 또는 UHF 지상 텔레비전 채널에 대응하는 6 MHz 주파수 대역으로 변환되며, 그 채널 상의 신호는 초당 19.39 Mbps의 데이터 레이트로 방송된다. ATSC DTV 표준과 A/53에 관한 상세한 기술 내용은 <http://www.atsc.org/>에서 이용 가능하다.

<21> 도1은 종래의 DTV 송신장치를 나타내는 블록도이다.

<22> 도시된 바와 같이, 송신장치(100)로 입력되는 데이터는 188 바이트의 MPEG 호환 가능한 데이터 패킷(MPEG compatible data packet - 동기 바이트 및 페이로드(payload) 데이터를 나타내는 187 바이트 포함)으로 구성된 직렬 데이터 스트림이다. 입력 데이터는 데이터 랜더마이저(randomizer, 101)에서 랜더마이징되며, 각 패킷은 RS(Reed Solomon) 인코더(103)에서 순방향 에러 정정(Forward Error Correction, FEC - RS 코딩, 1/6 데이터 필드 인터리빙 및 2/3 트렐리스 코딩)을 위해 20 바이트의 패리티 정보가 포함되도록 인코딩된다.

<23> 즉 ATSC 표준에 따르면, 데이터 랜더마이저(101)는 데이터 필드 시작점에서 초기화되는 16비트 최대 길이의 의사 랜덤 2진 시퀀스(Pseudo Random Binary

Sequence, PRBS)에 모든 입력되는 페이로드(payload) 데이터 바이트들을 XOR한다.

<24> 출력되는 랜더마이징된 데이터를 수신하는 RS 인코더(103)에서는 187 바이트의 데이터에 FEC를 위한 20개의 RS 패리티 바이트가 부가됨으로써 데이터 세그먼트 당 총 207 바이트 데이터가 생성된다.

<25> 입력 패킷 데이터 중에서 세그먼트 동기(segment sync) 신호에 대응하는 동기 바이트에 대해서는 랜더마이징 및 FEC 과정이 수행되지 않는다.

<26> 다음으로, 각 데이터 필드의 연속적인 세그먼트에 포함되어 있는 데이터 패킷은 데이터 인터리버(105)에서 인터리빙되며, 인터리빙된 데이터 패킷들은 트렐리스 인코더(107)에서 다시 인터리빙되고 인코딩된다. 트렐리스 인코더(107)는 2 비트 입력을 이용하여 3 비트로 표현되는 데이터 심볼의 스트림을 생성한다. 입력된 2 비트 중 1 비트는 프리코드(precode)되며, 나머지 1 비트는 4 상태 트렐리스 인코딩되어 2 비트로 된다. 이렇게 출력된 3 비트는 8 레벨 심볼에 매핑된다. 종래의 트렐리스 인코더(107)는 12개의 인터리빙/코딩된 데이터 시퀀스를 생성하기 위해 12개의 병렬 트렐리스 인코더 및 프리코드를 포함한다.

<27> 8 레벨 심볼은 멀티플렉서(109)에서 동기화 유닛(미도시)으로부터 세그먼트 동기(segment sync) 및 필드 동기(field sync)의 동기화 비트 시퀀스(117)와 결합되어 전송용 데이터 프레임으로 생성된다. 이어서, 파일럿 신호는 파일럿 삽입기(111)에서 삽입된다. 심볼 스트림은 VSB 변조기(113)에서 VSB 억압 반송파 변조(VSB suppressed-carrier modulation)된다. 기저대역의 8-VSB 심볼 스트림은 최종적으로 RF 변환기(115)에서 무선 주파수 신호로 변환되어 전송된다.

<28> 도2는 종래의 DTV 수신장치를 나타내는 블록도이다.

<29> 도시된 바와 같이, 송신장치(100)로부터 전송된 RF 신호는 수신장치(200)의 튜너(201)에 의해 채널 선택된다. 다음으로, IF 필터 및 검출기(203)에서 중간 대역(IF) 필터링된 후 동기 주파수가 검출된다. 동기 및 타이밍 복구 블록(215)은 동기 신호를 검출하고 클럭 신호를 복원한다.

<30> 다음으로, 신호는 NTSC 필터(205)에서 콤(comb) 필터를 통해 NTSC 간섭 신호가 제거되고, 이퀄라이저 및 위상 추적기(250)에서 이퀄라이징 및 위상 추적된다.

<31> 다중경로 간섭이 제거된 인코딩된 데이터 심볼은 트렐리스 디코더(209)에서 트렐리스 디코딩된다. 디코딩된 데이터 심볼은 데이터 디인터리버(211)에서 디인터리빙된다. 다음으로 데이터 심볼은 RS 디코더(213)에서 RS 디코딩되며 데이터 디랜더마이저(217)에서 디랜더마이징된다. 이에 따라, 송신장치(100)로부터 전송된 MPEG 호환 가능한 데이터 패킷을 복원한다.

<32> 도3은 도1의 송신장치와 도2의 수신장치 사이에 교환되는 전송 데이터 프레임의 구성도로서, 도면에 도시된 바와 같이 전송 데이터 프레임은 2개의 데이터 필드를 포함하며 각 데이터 필드는 313개의 데이터 세그먼트로 구성된다.

<33> 각 데이터 필드의 첫 번째 데이터 세그먼트는 동기 신호인 데이터 필드 동기 신호(Data Field Sync)로서, 수신장치(200)에서 이용되는 훈련용 데이터 시퀀스를

포함하고 있다. 나머지 312개 데이터 세그먼트는 각각 188 바이트 트랜스포트 패킷의 FEC용 20 바이트 데이터가 포함되어 있다. 각 데이터 세그먼트에 있는 데이터는 데이터 인터리빙 때문에 수 개의 전송 패킷에 포함되어 있는 데이터들로 구성된다. 즉 각 데이터 세그먼트의 데이터는 수 개의 전송 패킷 데이터에 대응할 수 있다.

<34> 각 데이터 세그먼트는 832개 심볼로 구성된다. 첫번째 4개 심볼은 바이너리 형태로서 데이터 세그먼트 동기(Data Segment Sync)를 제공한다. 데이터 세그먼트 동기 신호는 MPEG 호환 가능한 데이터 패킷 188 바이트 중 첫 번째 바이트인 동기 바이트에 해당한다. 나머지 828 심볼 각각은 MPEG 호환 가능한 데이터 패킷의 187 바이트 및 FEC용 20 바이트에 대응한다. 이들 828 심볼은 8 레벨의 신호로 전송되는데 각 심볼은 3 비트로 표현된다. 따라서 2484 비트($=828 \text{ 심볼} \times 3$)의 데이터가 각 데이터 세그먼트마다 전송된다.

<35> 그러나 종래 8-VSB 송수신장치의 전송신호는 가변채널 및 다중경로(multipath) 현상으로 인해 실내 및 이동 채널환경에서 왜곡되게 되고, 이로 인해 수신장치의 수신 성능이 떨어지는 문제점이 있다.

<36> 즉, 전송된 데이터는 여러 채널 왜곡 요인에 의해 영향을 받는다. 채널 왜곡 요인으로는 다중경로 현상, 주파수 오프셋, 위상 지터 등과 같은 것이 있다. 이러한 채널 왜곡 요인으로 인해 발생하는 신호 왜곡을 보상하기 위해 24.2 ms마다 훈련용 데이터 시퀀스를 전송하기는 하지만, 훈련용 데이터 시퀀스가 전송되는 24.2 ms의 시간 간격 사이에도 다중경로 특성 변화, 도플러 간섭 등이 존재하며 이로 인해 나

타나는 수신 신호의 왜곡을 보상할 만큼 수신장치의 이퀄라이저가 빠른 수렴 속도를 가지고 있지 못하기 때문에 수신장치는 정확한 이퀄라이징을 수행할 수 없다.

<37> 이러한 이유로 인해 8-VSB 방식의 DTV 방송 수신 성능이 아날로그 방식의 경우보다 낮고 이동 수신장치에서는 수신이 불가능하며, 수신이 가능하다 하여도 TOV(Threshold Of Visibility)를 만족시키는 SNR(Signal to Noise Ratio)이 높아지는 문제점이 있다.

<38> 상기 문제점을 해결하기 위하여 국제공개번호 WO 02/080559, 국제공개번호 WO 02/100026, 미합중국 특허공개번호 US2002/0194570 등에 장인 데이터를 {-7, -5, 5, 7} 또는 {-7, -3, 3, 7}의 4개 레벨의 심볼 중 어느 하나로 전송하는 기술이 개시되어 있다(이하 P-2VSB라 함). 이러한 종래기술에 따르면 장인 데이터가 매핑되는 심볼이 제한됨으로 인해 장인 데이터를 나타내는 심볼의 평균 전력이 종래의 8-VSB 방식에 비해 증가한다는 문제점이 있다. 즉 장인 데이터를 {-7, -5, 5, 7}의 4개 레벨 심볼 중 어느 하나로 할 경우에는 심볼 평균 전력이 37 energy/symbol이 고, 장인 데이터를 {-7, -3, 3, 7}의 4개 레벨 심볼 중 어느 하나로 할 경우에는 심볼 평균 전력이 29 energy/symbol로서, 장인 데이터를 나타내는 심볼의 평균 전력이 종래의 8-VSB 방식에 비해 증가한다. 장인 데이터를 나타내는 심볼의 평균 전력 상승은 전체 평균 전력 증가를 야기시키고, 제한된 송신 출력으로 신호를 전송하는 경우(통상의 경우)에 일반 데이터의 송신 전력이 종래의 8-VSB 방식에 비해 상대적으로 감소하게 되어 동일한 채널 환경에서 종래의 8-VSB 방식보다 더 열악한

수신 성능을 갖게 된다는 문제점이 있다.

<39> 이러한 문제점은 일반 데이터와 혼합되는 강인 데이터의 비율이 상승할수록 더욱 심해져 TOV를 만족시키는 SNR이 증가하게 되고, 이에 따라 채널 환경이 좋은 경우에도 수신 성능이 저하되고, 8-VSB 방식을 따르는 수신장치에 대한 역호환성(Backward Compatibility)을 제공할 수 없는 상황이 발생할 수도 있다.

<40> 또한, 대한민국 특허출원 제2003-512호에는 강인 데이터를 {-7, -1, 3, 5} 또는 {-5, -3, 1, 7}의 4개의 레벨 심볼 중 어느 하나로 전송하는 기술이 개시되어 있다(이하 E-4VSB라 함).

<41> E-4VSB 방식은 심볼의 평균 전력이 증가하는 문제는 없으나, 강인 데이터의 성능을 결정하는 트렐리스 인코더의 자유거리(free distance)가 기존의 표준 8-VSB 방식의 6에 비해 별로 크지 않은 것으로 AWGN(Additive White Gaussian Noise) 채널 환경에서 성능 개선이 P-2VSB 방식 보다 작을 수 있다.

<42> 또한, 대한민국 특허출원 제2004-22688호에는 강인 데이터를 {-7, -5, -3, -1, 1, 3, 5, 7}의 8개의 레벨 심볼 중 어느 하나로 전송하는 기술이 개시되어 있다(이하 E-8VSB라 함).

<43> E-8VSB 방식은 종래의 8-VSB 방식과 동일한 {-7, -5, -3, -1, 1, 3, 5, 7}의 8레벨을 사용하므로 다중 경로 채널에서 P-2VSB 방식에 비해 열악한 성능을 보일 수 있

다.

【발명이 이루고자 하는 기술적 과제】

<44> 본 발명은 상기와 같은 문제를 해결하기 위해 안출된 것으로서 P-2VSB, E-4VSB 및/또는 E-8VSB 가 혼합된 장인 데이터를 송수신함으로써, 수신성능을 향상시키는 DTV 송수신장치 및 그 방법을 제공함에 그 목적이 있다.

<45> 본 발명이 속한 기술 분야에서 통상의 지식을 가진 자는 본 명세서의 도면, 발명의 상세한 설명 및 특허청구범위로부터 본 발명의 다른 목적 및 장점을 쉽게 인식할 수 있다.

【발명의 구성】

<46> 상기와 같은 목적을 달성하기 위해 본 발명은 DTV 송신장치로서 일반 데이터와 장인 데이터를 포함하는 디지털 영상 데이터 스트림을 입력받는 입력 수단, 상기 디지털 영상 데이터 스트림에 대하여 데이터 심볼로 코딩하는 인코딩 수단 및 상기 인코딩수단의 출력 신호를 변조하여 전송하는 송신 수단을 포함하고, 상기 인코딩 수단은 상기 장인 데이터에 대하여 여러 방식을 혼합하여 트렐리스 코딩을 수행한다.

<47> 또한, 본 발명은 DTV 수신 장치로서 일반 데이터와 장인 데이터를 포함하는 전송 신호를 수신하여 기저대역 신호로 변환시키는 수신 수단, 상기 전송 신호의

심볼 레벨을 판정하는 이퀄라이징 수단, 판정된 심볼에 대하여 트렐리스 디코딩을 수행하는 트렐리스 디코딩 수단, 트렐리스 디코딩된 신호에 대하여 디지털 영상 데이터 스트림을 출력하는 디코딩 수단을 포함하고, 상기 트렐리스 디코딩 수단은 상기 장인 데이터에 대하여 여러 방식을 혼합하여 트렐리스 디코딩을 수행한다.

<48> 또한, 본 발명은 DTV 송신 방법으로서 일반 데이터와 장인 데이터를 포함하는 디지털 영상 데이터 스트림의 입력 단계, 상기 디지털 영상 데이터 스트림에 대하여 데이터 심볼로 코딩하는 인코딩 단계 및 상기 인코딩 단계의 출력 신호를 변조하여 전송하는 송신 단계를 포함하고, 상기 인코딩 단계는 상기 장인 데이터에 대하여 여러 방식을 혼합하여 트렐리스 코딩을 수행한다.

<49> 또한, 본 발명은 DTV 수신 방법으로서 일반 데이터와 장인 데이터를 포함하는 전송 신호를 수신하여 기저대역 신호로 변환시키는 수신 단계, 상기 전송 신호의 심볼 레벨을 판정하는 이퀄라이징 단계, 판정된 심볼에 대하여 트렐리스 디코딩을 수행하는 트렐리스 디코딩 단계, 트렐리스 디코딩된 신호에 대하여 디지털 영상 데이터 스트림을 출력하는 디코딩 단계를 포함하고, 상기 트렐리스 디코딩 단계는 상기 장인 데이터에 대하여 여러 방식을 혼합하여 디코딩을 수행한다.

<50> 또한, 본 발명은 DTV 전송 신호로서 {-7, -5, -3, -1, 1, 3, 5, 7} 중 어느 하나의 데이터 심볼로 매핑된 일반 데이터 정보, P-2VSB, E-4VSB 및/또는 E-8VSB 방식으로 트렐리스 코딩되어 {-7, -5, -3, -1, 1, 3, 5, 7} 중 어느 하나의 데이터 심볼로 매핑된 장인 데이터 정보, 장인 데이터 트렐리스 코딩 방식 정보 및 상기 일반 데이터와 장인 데이터를 구별하기 위한 장인 데이터 플래그 정보를 포함

한다.

<51> 본 발명에 따르면, 일반 데이터는 8-VSB로 송수신되며 개인 데이터는 16 상태 트렐리스 코딩된다. 즉, 데이터 필드의 312개 데이터 세그먼트 중 일부 세그먼트에 일반 데이터 패킷 대신 P-2VSB, E-4VSB 또는 E-8VSB로 트렐리스 코딩된 개인 데이터가 전송되면, 수신장치에서는 전송된 개인 데이터에 대한 이퀄라이저의 텁계 수 갱신을 위한 에러 신호 계산과 트렐리스 복호기의 정확도가 높아져 개인 데이터의 SNR이 감소할 뿐만 아니라 일반 데이터의 수신 성능도 향상된다.

<52> 이하의 내용은 단지 본 발명의 원리를 예시한다. 그러므로 당업자는 비록 본 명세서에 명확히 설명되거나 도시되지 않았지만 본 발명의 원리를 구현하고 본 발명의 개념과 범위에 포함된 다양한 장치를 발명할 수 있는 것이다. 또한, 본 명세서에 열거된 모든 조건부 용어 및 실시예들은 원칙적으로, 본 발명의 개념이 이해되도록 하기 위한 목적으로만 명백히 의도되고, 이와같이 특별히 열거된 실시예들 및 상태들에 제한적이지 않는 것으로 이해되어야 한다. 또한, 본 발명의 원리, 관점 및 실시예들 뿐만 아니라 특정 실시예를 열거하는 모든 상세한 설명은 이러한 사항의 구조적 및 기능적 균등물을 포함하도록 의도되는 것으로 이해되어야 한다. 또한 이러한 균등물들은 현재 공지된 균등물뿐만 아니라 장래에 개발될 균등물 즉 구조와 무관하게 동일한 기능을 수행하도록 발명된 모든 소자를 포함하는 것으로 이해되어야 한다. 따라서, 예를 들어, 본 명세서의 블록도는 본 발명의 원리를 구체화하는 예시적인 회로의 개념적인 관점을 나타내는 것으로 이해되어야 한다. 이

와 유사하게, 모든 흐름도, 상태 변환도, 의사 코드 등을 컴퓨터가 판독 가능한 매체에 실질적으로 나타낼 수 있고 컴퓨터 또는 프로세서가 명백히 도시되었는지 여부를 불문하고 컴퓨터 또는 프로세서에 의해 수행되는 다양한 프로세스를 나타내는 것으로 이해되어야 한다.

<53> 프로세서 또는 이와 유사한 개념으로 표시된 기능 블록을 포함하는 도면에 도시된 다양한 소자의 기능은 전용 하드웨어뿐만 아니라 적절한 소프트웨어와 관련하여 소프트웨어를 실행할 능력을 가진 하드웨어의 사용으로 제공될 수 있다. 프로세서에 의해 제공될 때, 상기 기능은 단일 전용 프로세서, 단일 공유 프로세서 또는 복수의 개별적 프로세서에 의해 제공될 수 있고, 이들 중 일부는 공유될 수 있다. 또한 프로세서, 제어가 또는 이와 유사한 개념으로 제시되는 용어의 명확한 사용은 소프트웨어를 실행할 능력을 가진 하드웨어를 배타적으로 인용하여 해석되어서는 아니되고, 제한 없이 디지털 신호 프로세서(DSP) 하드웨어, 소프트웨어를 저장하기 위한 롬(ROM), 램(RAM) 및 비 휘발성 메모리를 암시적으로 포함하는 것으로 이해되어야 한다. 주지관용의 다른 하드웨어도 포함될 수 있다. 유사하게, 도면에 도시된 스위치는 개념적으로만 제시된 것일 수 있다. 이러한 스위치의 작용은 프로그램 로직 또는 전용 로직을 통해 프로그램 제어 및 전용 로직의 상호 작용을 통하여나 수동으로 수행될 수 있는 것으로 이해되어야 한다. 특정의 기술은 본 명세서의 보다 상세한 이해로서 설계자에 의해 선택될 수 있다.

<54> 본 명세서의 청구범위에서, 상세한 설명에 기재된 기능을 수행하기 위한 수

단으로 표현된 구성요소는 예를 들어 상기 기능을 수행하는 회로 소자의 조합 또는 펌웨어/마이크로 코드 등을 포함하는 모든 형식의 소프트웨어를 포함하는 기능을 수행하는 모든 방법을 포함하는 것으로 의도되었으며, 상기 기능을 수행하도록 상기 소프트웨어를 실행하기 위한 적절한 회로와 결합된다. 이러한 청구범위에 의해 정의되는 본 발명은 다양하게 열거된 수단에 의해 제공되는 기능들이 결합되고 청구항이 요구하는 방식과 결합되기 때문에 상기 기능을 제공할 수 있는 어떠한 수단도 본 명세서로부터 파악되는 것과 균등한 것으로 이해되어야 한다.

<55> 상술한 목적, 특징 및 장점들은 첨부된 도면과 관련한 다음의 상세한 설명을 통하여 보다 분명해 질 것이다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략한다. 이하, 첨부된 도면을 참조하여 본 발명의 일 실시예에 따른 바람직한 실시예를 상세히 설명한다.

<56> 도4는 본 발명의 일실시예에 따른 DTV 송신장치를 나타내는 블록도이다. 도시된 바와 같이 송신장치(400)는 제1멀티플렉서(401), 데이터 랜더마이저(403), RS 인코더(405), 장인 인터리버/패킷 포맷터(407), 데이터 인터리버(409), 강화 인코더(411), 장인 데이터 처리기(413), 트렐리스 인코더(415), 제2멀티플렉서(417) 및 파일럿 삽입기/변조기/RF 변환기(419)를 포함한다.

<57> 도4에 도시된 데이터 랜더마이저(403), RS 인코더(405), 데이터 인터리버(409), 트렐리스 인코더(415), 제2멀티플렉서(417) 및 파일럿 삽입기/변조기/RF 변

환기(419)는 도1에서 설명한 종래의 데이터 랜더마이저(101), RS 인코더(103), 데이터 인터리버(105), 트렐리스 인코더(107), 멀티플렉서(109), 파일럿 삽입기(111), VSB 변조기(113) 및 RF 변환기(115)와 그 기능이 동일하다.

<58> 제1멀티플렉서(401)는 일반 데이터 패킷(421) 및 장인 데이터 패킷(423)을 장인 데이터 플래그 신호(425)의 제어에 따라 멀티플렉싱한다.

<59> 일반 데이터 패킷(421) 및 장인 데이터 패킷(423)은 188 바이트의 MPEG 호환 가능한 데이터 패킷으로 구성된 직렬 데이터 스트림으로서 동일한 속성을 가지는 반면, 장인 데이터 패킷은 정보 패킷 및 널(null) 패킷을 포함한다. 널(null) 패킷은 장인 데이터의 코딩 비율에 따라 확장될 패킷 공간을 확보하기 위해 삽입되는, 널 패킷 헤더를 갖는 임의의 데이터(예를 들어, "0")로 구성된 패킷이다. 본 명세서에서는 장인 데이터의 코딩 비율이 1/2인 경우의 일실시예를 중심으로 설명될 것이나, 본 발명이 1/2의 코딩 비율로 한정되지 않는 것으로 이해되어야 한다.

<60> 장인 데이터 플래그 신호(425)는 한 필드 내 장인 데이터와 일반 데이터의 비율 정보(NRP, 수학식1 참조) 및 장인 데이터의 코딩 비율 정보(1/2 또는 1/4)에 따라 외부 장치(미도시)로부터 생성되는 신호로서 제1멀티플렉서(401)를 포함하는 송신장치(400)의 다른 구성요소는 장인 데이터 플래그 신호(425)를 이용하여 현재 처리되는 데이터가 장인 데이터 패킷인지 여부를 확인할 수 있다.

<61> 제1멀티플렉서(401)는 필드당 장인 데이터 패킷 수에 따라 일반 데이터 패킷(421), 장인 데이터 패킷(423) 및 장인 데이터 플래그(425)를 멀티플렉싱한다. 일

실시예로서 장인 데이터 패킷의 위치는 그 개수에 따라 수학식1과 같이 정의될 수 있다.

【수학식 1】

$$<62> \quad 0 \leq \text{NRP}/2 \leq 39 :$$

$$<63> \quad \{s \mid s=4i, i = 0, 1, \dots, \text{NRP}-1\}, (0 \leq s \leq 156)$$

$$<64> \quad 40 \leq \text{NRP}/2 \leq 78 :$$

$$<65> \quad \{s \mid s=4i, i = 0, 1, \dots, 77\} \cup \{s \mid s=4i+2, i = 0, 1, \dots, \text{NRP}-79\}$$

$$<66> \quad 79 \leq \text{NRP}/2 \leq 117 :$$

$$<67> \quad \{s \mid s=4i, i = 0, 1, \dots, 77\} \cup \{s \mid s=4i+2, i = 0, 1, \dots, 77\} \cup \{s \mid s=4i+1, i = 0, 1, \dots, \text{NRP}-157\}$$

$$<68> \quad 118 \leq \text{NRP}/2 \leq 156 :$$

$$<69> \quad \{s \mid s=4i, i = 0, 1, \dots, 77\} \cup \{s \mid s=4i+2, i = 0, 1, \dots, 77\} \cup \{s \mid s=4i+1, i = 0, 1, \dots, 77\} \cup \{s \mid s=4i, i = 0, 1, \dots, \text{NRP}-235\}$$

<70> 수학식1에서 NRP는 데이터 필드당 장인 데이터 패킷에 의해 점유되는 장인 세그먼트

트의 수, 즉 프레임 내 장인 데이터 패킷의 개수(Number of Robust data Packet)로서 앞서 설명된 바와 같이 정보 패킷 및 널(null) 패킷의 개수를 모두 포함한 값이며 0 ~ 312의 범위를 갖는다. 또한, "U"는 두 세트의 유니언을 의미하며, s는 데이터 필드내의 데이터 세그먼트 번호를 의미하며 0 ~ 311의 범위를 갖는다.

<71> 장인 데이터 패킷의 위치를 결정하는 또 다른 실시에는 수학식2와 같이 정의될 수 있다.

【수학식 2】

<72> $RPI = 312/NRP$

<73> $RPP = \text{floor}(RPI \times r)$

<74> 수학식2에서 RPI는 장인 데이터 패킷의 간격(Robust data Packet Interval)이며, RPP는 장인 데이터 패킷의 위치(Robust data Packet Position)이다. $\text{floor}(\ast)$ 는 임의 수 \ast 를 정수값으로 변환시키기 위한 데시멀 절삭 연산(소수점 이하 버림 연산)을 나타낸다. r은 0 ~ NRP의 임의 정수를 나타낸다.

<75> 수학식2에 따르면, NRP가 162이고 장인 데이터 코딩 비율이 1/2일 때, 다음의 표1과 같이 데이터 필드 내 일반 데이터 및 장인 데이터의 위치가 결정된다.

【표 1】

<76>

패킷 번호	패킷 타입
0	장인
1	장인(null)

2	일반
3	강인
4	일반
5	강인(null)
6	일반
7	강인
8	일반
9	강인(null)
10	일반
11	강인
12	일반
13	강인(null)
14	일반
15	강인
...	...
297	일반
298	강인
299	일반
300	강인(null)
301	일반
302	강인
303	일반
304	강인(null)
305	일반
306	강인
307	일반
308	강인(null)
309	일반
310	강인(null)
311	일반

<77> 제1멀티플렉서(401)에서 패킷 단위로 멀티플렉싱된 일반 데이터 패킷(421) 및 강인 데이터 패킷(423)은 데이터 랜더마이저(403)에서 랜더마이징되며, 각 패킷은 RS 인코더(405)에서 FEC를 위해 20 바이트의 패리티 정보가 포함되도록 인코딩된다. RS 인코더(405)에서는 187 바이트의 데이터에 FEC를 위한 20개의 RS 패리티 바이트가 부가됨으로써 데이터 세그먼트당 송신되는 총 207 바이트 데이터가 생성된다. 강인 데이터 플래그는 랜더마이징 및 RS 인코딩 과정이 수행되지 않는다. 강인 데이터 패킷에 대해 RS 인코딩 되어 20개의 RS 패리티 바이트가 부가되면 부가

된 RS 패리티 바이트에 대해서도 장인 데이터 플래그를 표시한다.

<78> 다음으로, 각 데이터 필드의 연속적인 세그먼트에 포함되어 있으며 RS 코딩된 일반/장인 데이터 패킷은 장인 인터리버/패킷 포맷터(407)로 입력되어 장인 데이터 플래그를 기초로 장인 데이터(정보 패킷)에 대해서만 인터리빙 되고, 인터리빙 된 장인 데이터는 장인 데이터 코딩 비율에 따라 207 바이트의 패킷으로 재구성되며, 재구성된 장인 데이터 패킷은 일반 데이터 패킷과 멀티플렉싱 된다. 일반 데이터 패킷은 장인 데이터 패킷과 멀티플렉싱 되도록 일정 지연을 갖는다.

<79> 도5는 도4의 장인 인터리버/패킷 포맷터를 나타내는 블록 구성도이다. 도시된 바와 같이 장인 인터리버/패킷 포맷터(407)는 장인 데이터 인터리버(501), 패킷 포맷터(503) 및 제3멀티플렉서(505)를 포함한다.

<80> 장인 데이터 인터리버(501)는 장인 데이터 플래그 신호에 따라 장인 데이터 패킷에 대해서만 인터리빙을 수행한다. 도6은 도5의 장인 데이터 인터리버를 나타내는 개념도로서, 도면에 도시된 바와 같이, 장인 데이터 인터리버(501)는 RS 인코더(405)로부터 입력되는 데이터 패킷 중 장인 데이터 패킷에 대해서만 바이트 단위로 신호를 입력받아 인터리빙을 수행하여 패킷 포맷터(503)로 장인 데이터를 전송한다. 또한, 장인 데이터 인터리버(501)는 M=3, B=69 및 N=207의 파라미터를 가져, 최대 69개의 상이한 패킷으로부터 1 바이트씩 입력받아 인터리빙을 수행할 수 있으며, 인터리빙 과정에서 장인 데이터 패킷 중 널(null) 패킷은 버리고 정보 패

컷에 대해서만 인터리빙을 수행한다.

<81> 도5에 도시된 패킷 포맷터(503)는 장인 데이터 인터리버(501)에 의해 인터리빙된 장인 데이터를 처리한다. 패킷 포맷터(503)는 장인 데이터 인터리버(501)로부터 184 바이트를 수신한 후, 184 바이트 장인 데이터에 대해 2개의 207 바이트 데이터 블록을 생성한다. 여기서, 생성된 207 바이트 데이터 블록의 각 바이트에서 4비트, 예를 들어 LSB(6, 4, 2, 0)는 입력된 장인 데이터에 대응한다. 나머지 4비트, 예를 들어 MSB(7, 5, 3, 1)은 임의의 값으로 설정된다. 한편, 생성된 207 바이트 데이터 블록 각각에서 184 바이트 장인 데이터에 대응하지 않는 바이트 위치에는 후술되는 헤더 바이트 데이터 및 RS 패리티 바이트용 임의 정보 데이터가 삽입된다.

<82> 다음으로, 패킷 포맷터(503)는 생성된 207 바이트 데이터 블록 각각의 처음 3 바이트에 널 패킷에 해당하는 헤더를 삽입한다. 이어서, 패킷 포맷터(503)는 각각의 데이터 블록에 임의 정보(예를 들어 "0")로 구성된 20 바이트를 삽입함으로써 207 바이트의 패킷을 생성한다. 후술되는 바와 같이, 강인 데이터 처리기(413)는 상기 20 바이트의 임의 정보를 RS 패리티 정보로 교체한다.

<83> 모든 다른 남아 있는 바이트 위치에는 순서대로 184 바이트 장인 데이터의 바이트들로 채워질 수 있다. 패킷 포맷터(503)는 장인 데이터 바이트를 새로이 생성된 207 바이트 데이터 블록 각각에 삽입하기 전에, 당해 위치가 패리티 바이트 위치에 해당하는지 확인한다. 당해 위치가 패리티 바이트의 위치에 해당하지 않으

면 강인 데이터 바이트는 당해 위치에 놓인다. 당해 위치가 패리티 바이트 위치에 해당하면 당해 바이트 위치는 스킵(skip)되고 다음 바이트 위치가 체크된다. 이러한 과정은 모든 강인 데이터 바이트들이 새로이 생성된 207 바이트 데이터 블록 내에 배열될 때까지 반복된다.

<84> 따라서, 강인 인터리빙 된 4개 패킷(4 x 207 바이트) 강인 데이터가 패킷 포맷터(503)로 입력되면 패킷 포맷터(503)는 강인 데이터 바이트, 헤더 바이트 및 RS 패리티 바이트용 임의 정보 데이터 바이트로 구성된 9개 패킷(9 x 207 바이트)을 출력한다. 출력되는 9개 패킷 각각은 패킷 포맷터(503)로 입력되는 강인 데이터의 92 바이트를 포함한다.

<85> 한편, 각 패킷에 대한 RS 패리티 바이트용 임의 정보 데이터 바이트의 위치는 수학식3에 따라 결정된다.

【수학식 3】

$$<86> m = (52 \times n + (s \bmod 52)) \bmod 207$$

<87> 여기서 m 은 출력 바이트 번호, 즉 207 바이트로 확장된 패킷의 패리티 바이트 위치를 나타내고, $n (= 0 \sim 206)$ 은 입력 바이트, 즉 각 패킷의 바이트 번호이며, $s (= 0 \sim 311)$ 은 한 데이터 필드에서 강인 데이터에 해당하는 세그먼트, 즉 패킷 번호를 나타낸다. 각 패킷에 대한 20 패리티 패킷들의 위치가 항상 당해 패킷의 마지

막 20 바이트에 대응할 수 있도록, 패리티 바이트 위치, 즉 m 은 $n = 187 \sim 206$ 만에 대해서 계산될 수 있다(이 n 값은 패킷의 마지막 20 바이트에 대응한다).

<88> 예를 들어, $s = 0$ 및 $n = 187 \sim 206$ 을 대입하면 패킷 0에 대한 패리티 바이트 위치는 202, 47, 99, 151, 203, 48, 100, 152, 204, 49, 101, 153, 205, 50, 102, 154, 206, 51, 103, 155로 주어진다. 이는 패리티 바이트 위치가 202번째 바이트이어야 데이터 인터리버(409)의 인터리빙 후의 패리티 바이트 위치가 패킷 187에서 206이 된다는 것을 의미한다. 유사하게, 또 다른 패리티 바이트 위치는 47번째 바이트이어야 한다. 그러나, 수학식3에 따르면 패리티 바이트는 패킷 헤더 바이트 위치에 자리할 수 있다. 즉 m 이 0, 1 및/또는 2가 될 수 있다. 따라서 패리티 바이트가 패킷 헤더 바이트 위치에 자리하는 상황을 피하기 위해, n 의 범위는 헤더 위치에 자리하는 패리티 바이트 수(최대 3)만큼 증가될 수 있다. 이에 따라, 20개 m 값을 계산하는 과정에서 $s \bmod 52$ 의 결과 값이 1 ~ 7 중 어느 하나이면 20개 m 값 중 일부는 0, 1 및/또는 2가 된다.

<89> 예를 들면, $s \bmod 52 = 0$ 인 경우에는 20개 m 값은 모두 헤더 바이트의 위치(0, 1, 또는 2)를 나타내지 않으며, 따라서 20개 m 값 전부를 패리티 바이트 위치로 할 수 있다.

<90> 반면, $s \bmod 52 = 1$ 인 경우에는 20개 m 값 중 하나는 0(헤더 바이트 위치)으로 되며, 이 경우 n 범위는 186 ~ 206이 되도록 1만큼 늘어난다. 따라서, 21개의 m 값들이 계산되고 헤더 바이트 위치들에 오는 m 값은 폐기된다. 나머지 20개의 m 값들은 패리티 바이트 위치로 지정된다.

<91> 마찬가지로, $s \bmod 52 = 2$ 인 경우에는 20개 m 값 중 2개가 0 및 1(헤더 바이트 위치)로 되며, 이 경우, n 범위는 $185 \sim 206$ 이 되도록 2만큼 늘어난다. 따라서, 22개의 m 값이 계산되고 헤더 바이트 위치(0 또는 1)인 m 값은 폐기된다. 나머지 20개 m 값은 패리티 바이트 위치로 지정된다.

<92> 표2는 장인 데이터 세그먼트에 위치에 따른 n 의 범위를 나타낸다.

【표 2】

<93>

$s \bmod 52$	추가적으로 필요한 m 개수	n 의 범위
0	0	$187 \sim 206$
1	1	$186 \sim 206$
2	2	$185 \sim 206$
3	3	$184 \sim 206$
4	3	$184 \sim 206$
5	3	$184 \sim 206$
6	2	$185 \sim 206$
7	1	$186 \sim 206$
$8 \sim 51$	0	$187 \sim 206$

<94> 도5의 제3멀티플렉서(505)는 패킷 포맷터(503)로부터 출력된 장인 데이터 패킷과 일반 데이터 패킷을 장인 데이터 플래그에 따라 멀티플렉싱 한다. 제3멀티플렉서(505)의 동작은 제1멀티플렉서(401)의 동작과 동일하다.

<95>

다시 도4를 참조하면, 데이터 인터리버(409)는 ATSC A/53 표준에 따라 장인 데이터 플래그 및 일반/장인 데이터 스트림의 순차적인 순서를 스크램블링 하기 위해 각 데이터 필드의 연속한 세그먼트들 내 데이터 패킷들을 다시 바이트 단위로 인터리빙 하여 스크램블 된 데이터를 출력한다. 데이터 인터리버(409)의 구조는 강

인 데이터 인터리버(501)와 유사한 구조를 갖는다(도6 참조, M=4, B=52, N=208).

<96> 도7은 도4의 강화 인코더의 구조를 자세히 나타내는 도면으로서, 도면에 도시된 바와 같이 강화 인코더(411)는 구체적으로 복수개, 예를 들어 12개의 동일한 강화 인코더(411a 내지 411l)가 병렬로 구성된다. 강화 인코더(411)는 인터리빙된 일반/강인 데이터 및 강인 데이터 플래그를 트렐리스 인터리빙하고, 트렐리스 인터리빙된 강인 데이터 플래그를 기초로 일반/강인 데이터를 코딩한다. 데이터 인터리버(409)로부터 출력되는 일반/강인 데이터는 12개 강화 인코더(411a 내지 411l)에 순차적으로 바이트 단위로 입력되며, 2 비트(X_1' , X_2')의 일반/강인 데이터를 2 비트(X_1 , X_2)로 표현되는 일반/강인 데이터 심볼로 코딩한다. 예를 들어, 입력되는 비트 X_2' 는 MSB(7, 5, 3, 1) 코드 워드이고, 비트 X_1' 는 LSB(6, 4, 2, 0) 코드 워드이다. 앞서 설명된 바와 같이, 일반 데이터의 MSB(7, 5, 3, 1) 및 LSB(6, 4, 2, 0)는 모두 정보 데이터를 포함하고 있으나, 강인 데이터의 LSB(6, 4, 2, 0)는 정보 데이터를 포함하고 있고 MSB(7, 5, 3, 1)는 임의 값을 포함하고 있다.

<97> 강화 인코더(411)에서 코딩된 데이터 심볼 중 일반 데이터 심볼은 강인 데이터 처리기(413)를 바이패스하여 트렐리스 인코더(415)로 입력되고, 강인 데이터 심볼은 강인 데이터 처리기(413)를 거쳐 트렐리스 인코더(415)로 입력된다. 이 과정에서 12개 강화 인코더(411a 내지 411l) 각각에 의해 코딩된 데이터 심볼은 순차적으로 트렐리스 인코더(415) 또는 강인 데이터 처리기(413)로 입력되어 전체적으로 트렐리스 인터리빙이 수행된다.

<98> 다시 도4를 참조하면, 트렐리스 인코더(415)는 현재 ATSC A/53 표준에 정의되어 있는 트렐리스 인코더와 동일하다. 도면에 도시되지는 않았으나, 강화 인코더(411)의 경우와 마찬가지로 트렐리스 인코더(415)도 복수개, 예를 들어 12개의 동일한 트렐리스 인코더가 병렬로 구성된다. 장인 데이터 처리기(413)를 바이패스하여 트렐리스 인코더(415)로 입력되는 일반 데이터 심볼(X_1 , X_2) 또는 장인 데이터 처리기(413)를 거쳐 트렐리스 인코더(415)로 입력되는 장인 데이터 심볼(X_1 , X_2)은 12개 트렐리스 인코더로 입력되며, 트렐리스 인코더(415)는 입력된 심볼(X_1 , X_2)을 8레벨 심볼로 트렐리스 인코딩한다. 12개 트렐리스 인코더 각각에 의해 인코딩된 8레벨 심볼은 순차적으로 제2멀티플렉서(417)로 입력되어 전체적으로 트렐리스 인터리빙이 수행된다.

<99> 도8은 도4의 강화 인코더 및 트렐리스 인코더를 설명하기 위한 도면이다. 후술되는 바와 같이, 장인 데이터 처리기(413)는 장인 데이터에 대해서만 처리하기 때문에 도8은 강화 인코더#0(411a)과 트렐리스 인코더#0(415a)의 개념적 연결 관계를 예시적으로 도시하고 있다.

<100> 현재 ATSC A/53 표준에 정의되어 있는 바와 같이, 트렐리스 인코더(415)는 프리 코딩 블록, 트렐리스 인코딩 블록 및 심볼 매핑 블록을 포함한다. 프리 코딩 블록 및 트렐리스 인코딩 블록은 심볼 지연값(예를 들어, 12 심볼 지연값)을 저장

하는 레지스터(D_1 , D_2 , D_3)를 포함한다.

<101> 강화 인코더#0(411a)은 테이터 인터리버(409)로부터 입력되는 2비트(X_1' , X_2')의 일반/강인 테이터를 2비트(X_1 , X_2) 일반/강인 테이터 심볼로 코딩하고, 트렐리스 인코더#0(415a)은 2비트(X_1 , X_2) 일반/강인 테이터 심볼에 대응하는 트렐리스 인코딩된 심볼(Z_0 , Z_1 , Z_2)에 따라 8레벨 신호를 출력하여 제2멀티플렉서(417)로 출력한다.

<102> 강화 인코더(411)와 트렐리스 인코더(415)를 이용하여강인 테이터를 코딩하는 방법은 필립스(phiLips)사와 한국전자통신연구원(ETRI)에 의해 제안된 바 있다.

<103> 도9는 필립스사가 제안한강인 테이터의 P-2VSB 코딩 블록도이다.

<104> 도시된 바와 같이, 강화 인코더(911)는 입력신호 X_1' 과 X_2' 중 X_1' 값을 이용하여 프리코더 제거기의 통과 후 트렐리스 인코더(915)의 코딩 값을 Z_2 , Z_1 을 같도록 하여 트렐리스 인코딩된 심볼(Z_0 , Z_1 , Z_2)을 $\{-7, -5, 5, 7\}$ 의 4레벨로 출력하게 한다.

<105> 필립스가 제안한 P-2VSB 코딩 방법은 트렐리스 인코더(915)의 출력 심볼로 $\{-7, -5, 5, 7\}$ 또는 $\{-7, -3, 3, 7\}$ 의 4개의 레벨을 사용하기 때문에강인 테이터를 나타내는 심볼의 평균 전력이 종래의 8-VSB 방식 보다 증가하는 문제점이 있다.

도10과 도11은 ETRI가 제안한 강인 데이터의 E-4VSB 코딩 블록도이다.

도 10의 강화 인코더(1011)는 트렐리스 인코더(1015)의 코딩 값 Z_0 을 예측하여 신호 X_1' 값을 이용하여 Z_0 값이 '0'일 때는 트렐리스 인코더(1015)의 코딩 값 Z_2 와 Z_1 이 서로 같은 값을 갖도록 한다.

또한, 강화 인코더(1011)는 트렐리스 인코더(1015)의 코딩 값 Z_0 값이 '1'일
표준 트렐리스 인코더의 코딩 값 Z_2 와 Z_1 이 서로 역 값을 갖도록 장인 데이터
팅하여 트렐리스 인코더(1015)의 출력 심볼 값의 레벨이 {-7, -1, 3, 5}가 되
한다.

도11의 강화 인코더(1111)는 트렐리스 인코더(1115)의 코딩 값 Z0을 예측하는데 신호 X1' 값을 이용하여 Z0 값이 '0'일 때는 트렐리스 인코더(1115)의 코딩 Z2와 Z1이 서로 역의 값을 갖도록 한다.

또한, 강화 인코더(1111)는 트렐리스 인코더(1115)의 코딩 값 Z_0 값이 '1'일 표준 트렐리스 인코더의 코딩 값 Z_2 와 Z_1 이 서로 같은 값을 갖도록 장인 테이 코딩하여 트렐리스 인코더(1115)의 출력 심볼 값의 레벨이 $\{-5, -3, 1, 7\}$ 이 한다.

ETRI가 제안한 E-4VSB 코딩 방법은 장인 데이터의 성능을 결정하는 트렐리스의 자유거리(free distance)가 일반 데이터의 8-VSB 방식에 비해 그다지 크기 때문에 AWGN 채널 환경에서 성능 개선이 낮을 수 있다.

<112> 도12와 도13은 ETRI가 제안한 장인 데이터의 E-8VSB 코딩 블록도이다.

<113> 도12에 도시된 바와 같이, 강화 인코더(1211)에 장인 데이터 생성을 위한 레지스터 D_4 , D_5 를 추가하여 입력 X_1' 을 코딩한다.

<114> 입력 X_1' 에 따른 트렐리스 인코더(1215)의 출력 신호와 다음 상태는 각각 표 3과 표 4와 같다.

【표 3】

현재상태	입력															
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	-7	-5	-7	-5	1	-3	1	-3	-3	-1	-3	-1	5	7	-5	7
1	1	3	11	3	-7	-5	-7	-5	5	7	5	7	-3	-1	-3	-1

【표 4】

현재상태	입력															
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	0	2	1	3	0	2	1	3	5	7	4	6	5	7	4	8
1	12	14	13	15	12	14	13	15	9	11	8	10	9	11	8	10

<117> 표3의 16 상태는 수학식4에 의해서 계산된다.

【수학식 4】

$$<118> S = D_4 \times 8 + D_5 \times 4 + D_2 \times 2 + D_3$$

<119> 한편, 개인 데이터 생성을 위해 추가적으로 사용된 레지스터 D_4 , D_5 는 일반 데이터가 입력되는 경우에는 그 상태 값이 변하지 않으며 입력에 따른 출력 신호와 다음 상태는 각각 다음의 표5와 표6과 같다.

【표 5】

현재상태	입력															
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	-7 _r	-5 _r	-7 _r	+5 _r	-7 _r	-5 _r										
1	1	3	1	3	1	3	1	3	1	3	1	3	1	3	1	3

【표 6】

현재상태	입력															
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	0	2	1	3	4	6	5	7	8	10	9	11	12	14	13	15
1	1	3	0	2	5	7	4	6	9	11	8	10	13	15	12	14

<122> 또한, 도13에 도시된 바와 같이, 강화 인코더(1311)에 강인 데이터 생성을 위한 레지스터 D_4 , D_5 를 추가하여 입력 X_1' 을 코딩한다.

<123> 입력 X_1' 에 따른 트렐리스 인코더(1315)의 출력 신호와 다음 상태는 각각 표 7 및 표8과 같다.

【표 7】

현재상태	입력															
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	-7	-5	-7	-5	-3	-1	-3	-1	1	3	1	3	5	7	5	7
1	1	3	1	3	5	7	5	3	-7	-5	-7	-5	-3	-1	-3	-1

【표 8】

현재상태	입력															
	0	1	2	3	4	5	6	7	8	9	10	11	12	13	14	15
0	0	2	1	3	5	11	8	10	0	2	1	3	9	11	6	10
1	12	14	13	15	5	7	4	6	12	14	13	15	5	7	4	6

<126> 표7의 16 상태는 수학식4에 의해서 계산된다.

<127> 한편, 강인 데이터 생성을 위해 추가적으로 사용된 레지스터 D_4 , D_5 는 일반 데이터가 입력되는 경우에는 그 상태 값이 변하지 않으며 입력에 따른 출력 신호와

다음 상태는 각각 표5 및 표6과 같다.

<128> ETRI가 제안한 E-8VSB 코딩방법은 일반 데이터의 8-VSB 방식과 동일한 8레벨을 사용하므로 다중경로 채널에서 P-2VSB 방식에 비해 열악한 성능을 보일 수 있다.

<129> 따라서, P-2VSB, E-4VSB 및 E-8VSB를 적절하게 혼합함으로써 수신 성능을 매우 향상시킬 수 있다.

<130> <P-2VSB와 E-8VSB의 혼합>

<131> P-2VSB 방식과 E-8VSB 방식을 혼합하여 장인 데이터를 생성하는 본 실시예에 따르면 혼합 비율에 따라 수신 성능을 개선할 수 있다.

<132> 본 실시예에서 최적의 성능을 보이기 위해서는 P-2VSB 방식의 평균 전력 상승의 영향이 제한되도록 P-2VSB 방식에 의하여 장인 데이터를 전송하는 비율을 전체 데이터의 33% 이하가 유지되도록 하는 것이 바람직하다.

<133> 표9는 P-2VSB 방식으로 코딩된 장인 데이터 패킷의 거리가 3 이상이 되도록 유지함으로써 최적의 성능을 보여줄 수 있는 장인 데이터 패킷의 삽입 방법을 나타낸다. 여기서 ETRI가 제안한 E-8VSB 방식 이외에도 Zenith/ATI가 제안한 E-8VSB 방식을 포함한 다른 모든 구조의 16상태 8레벨 트렐리스 코딩 방식도 이와 동일하게 적용될 수 있음을 물론이다.

【표 9】

<134>

패킷번호	패킷종류
0	강인(P2)
1	강인(E8)
2	강인(E8)
3	강인(P2)
4	강인(E8)
5	강인(E8)
6	강인(P2)
7	강인(E8)
8	강인(E8)
9	강인(P2)
10	강인(E8)
11	강인(E8)
12	강인(P2)
13	강인(E8)
14	강인(E8)
15	강인(P2)
16	강인(E8)
...	...

<135> <P-2VSB와 E-4VSB의 혼합>

<136> P-2VSB 방식과 E-4VSB 방식을 혼합하여강인 데이터를 생성하는 본 실시예에

따르면 혼합 비율에 따라 수신 성능을 개선할 수 있다.

<137> 본 실시예에서도, P-2VSB 방식의 평균 전력 상승으로 인한 성능 열화 문제가

발생하지 않도록 P-2VSB 방식에 의하여강인 데이터를 전송하는 비율을 전체 데이터의 33% 이내로 제한함으로써 수신 성능을 개선할 수 있다.

<138> 표10은 P-2VSB 방식으로 전송되는강인 데이터 패킷의 거리가 3 이상이 되도록 유지함으로써 최적의 성능을 보여줄 수 있는강인 데이터 패킷의 삽입 방법을

나타낸다.

【표 10】

<139>

패킷번호	패킷종류
0	강인(P2)
1	강인(E4)
2	강인(E4)
3	강인(P2)
4	강인(E4)
5	강인(E4)
6	강인(P2)
7	강인(E4)
8	강인(E4)
9	강인(P2)
10	강인(E4)
11	강인(E4)
12	강인(P2)
13	강인(E4)
14	강인(E4)
15	강인(P2)
16	강인(E4)
...	...

<140>

만약, 이중 스트림 구조에서 강인 데이터와 일반 데이터의 혼합 비율을 50:50이라고 한다면, 종래에는 50%의 강인 데이터를 E-8VSB 방식이나 P-2VSB 방식 중 한가지 방식으로 전송하였다.

<141>

본 실시예에서는 E-8VSB 방식으로 전송되는 강인 데이터의 양은 35%, P-2VSB 방식으로 전송하는 강인 데이터의 양은 15%로 설정한다. 강인 데이터가 50%인 경우 강인 데이터 패킷은 한 데이터 펠드 당 162개이므로, E-8VSB 방식의 강인 데이터 패킷은 108개, P-2VSB 방식의 강인 데이터 패킷은 54개이다.

<142>

본 실시예에 따른 강인 데이터 패킷 삽입 위치는 표11과 같다.

【표 11】

<143>

패킷번호	패킷종류	패킷번호	패킷종류	패킷번호	패킷종류
0	강인(P2)	18	강인(P2)
1	강인(E8)	19	강인(E8)	162	일반
2	강인(E8)	20	강인(E8)	163	일반
3	강인(P2)	21	강인(P2)	164	일반
4	강인(E8)	22	강인(E8)
5	강인(E8)	23	강인(E8)	281	일반
6	강인(P2)	24	강인(P2)	282	일반
7	강인(E8)	25	강인(E8)	283	일반
8	강인(E8)	26	강인(E8)	284	일반
9	강인(P2)	27	강인(P2)	285	일반
10	강인(E8)	28	강인(E8)	286	일반
11	강인(E8)	29	강인(E8)
12	강인(P2)	30	강인(P2)	306	일반
13	강인(E8)	31	강인(E8)	307	일반
14	강인(E8)	32	강인(E8)	308	일반
15	강인(P2)	33	강인(P2)	309	일반
16	강인(E8)	34	강인(E8)	310	일반
17	강인(E8)	35	강인(E8)	311	일반

<144>

<P-2VSB, E-4VSB 및 E-8VSB의 혼합>

<145>

상술한 바와 같은 방식으로 E-4VSB, E-8VSB 및 P-2VSB 방식을 모두 혼합하여

강인 데이터를 생성하는 것도 가능하다. 이와 같이 방송사들은 특정한 용도와 요구 되는강인성에 따라 적절한 방식을 선택하여 전송할 수 있다.

<146>

도14는 본 발명의 바람직한 일 실시예에 따라 P-2VSB, E-4VSB 및/또는 E-8VSB를 혼합하는 강화 인코더의 구성도이다.

<147>

도시된 바와 같이, 도9 내지 도13의 강화 인코더를 멀티플렉싱하는 구조로

되어 있다. 즉, 멀티플렉서(1402, 1404)는 요구되는 모드(mode)에 따라 P-2VSB, E-4VSB 및/또는 E-8VSB 방식으로 코딩된 장인 데이터를 출력한다.

<148> 상기 모드는 표12에서 보는 바와 같이 4개의 비트로 조절할 수 있다.

【표 12】

모드	설명
0000	일반 8-VSB
0001	E-8VSB
0010	E-4VSB
0011	P-2VSB
0100	P-2VSB + E-8VSB
0101	P-2VSB + E-4VSB
0110	E-4VSB + E-8VSB
0111	P-2VSB + E-4VSB + E-8VSB

<150> 도15는 도4의 장인 데이터 처리기에 대한 상세 블록도이다. 도면에 도시된 바와 같이 장인 데이터 처리기(413)는 트렐리스 디인터리버(1501), 데이터 디인터리버(1503), RS 인코더(1505) 및 데이터 인터리버(1507)를 포함한다. 강화 인코더(411)에서 출력된 장인 데이터(X_1, X_2) 및 장인 데이터 플래그는 트렐리스 디인터리버(1501) 및 데이터 디인터리버(1503)에서 트렐리스 디인터리빙과 데이터 디인터리빙되어 패킷 형태로 재조합된다.

<151> 앞서 설명된 바와 같이, 패킷 포맷터(503)에서 생성된 207 바이트 데이터 블록에는 임의 정보로 구성된 20 바이트가 삽입되어 있으며, RS 인코더(1505)는 상기 20 바이트의 임의 정보를 RS 패리티 정보로 교체한다. RS 패리티 정보가 삽입된

강인 데이터 패킷은 데이터 인터리버(1507)에서 다시 인터리빙 되어 바이트 단위로 트렐리스 인코더(415)로 출력된다.

<152> 다시 도4를 참조하면, 일반 데이터 및강인 데이터는 제2멀티플렉서(417)에서 동기화 유닛(미도시)으로부터 세그먼트 동기(segment sync) 및 필드 동기(field sync) 동기화 비트 시퀀스와 결합되어 전송용 데이터 프레임으로 생성된다. 이어서, 파일럿 신호는 파일럿 삽입기에서 삽입된다. 심볼 스트림은 VSB 변조기에서 VSB 역압된 반송파 변조된다. 기저대역의 8-VSB 심볼 스트림은 최종적으로 RF 변환기에서 무선 주파수 신호로 변환되어 전송된다.

<153> 도16은 본 발명에 따라 도4의 송신장치가 전송하는 데이터 프레임의 필드 동기 세그먼트를 나타내는 도면이다. 도면에 도시된 바와 같이, 송신장치(400)가 전송하는 세그먼트는 기본적으로 ATSC A/53 표준의 세그먼트와 동일하다. 다만, 세그먼트의 마지막 104 심볼에 해당하는 예비(reserved) 영역에서 프리코드 12 심볼을 제외한 92 심볼에는강인 데이터 패킷을 복원하기 위한 정보가 포함되어 있다.강인 데이터 패킷을 복원하기 위한 정보는 한 필드 내강인 데이터와 일반 데이터의 비율 정보(NRP, 수학식1 참조),강인 데이터의 코딩 비율 정보(1/2 또는 1/4) 및강인 데이터 코딩 방식을 포함한다. 후술되는 바와 같이, 본 발명의 일실시예에 따른 수신장치는강인 데이터 패킷을 복원하기 위한 정보로부터강인 데이터 플래그를 생성하고, 수신장치의 구성요소는강인 데이터 플래그를 이용하여 현재 처리되는 데이터가강인 데이터 패킷인지 여부를 확인할 수 있다.

<154> 도17은 본 발명의 일실시예에 따른 DTV 수신장치를 나타내는 블록도이다. 도시된 바와 같이 수신장치(1700)는 튜너(1701), IF 필터 및 검출기(1703), NTSC 필터(1705), 이퀄라이저(1707), 트렐리스 디코더(1709), 데이터 디인터리버(1711), 패킷 포맷터/강인 디인터리버(1713), RS 디코더(1715), 데이터 디랜더마이저(1717), 디멀티플렉서(1719), 동기 및 타이밍 복구 블록(1721), 필드 동기 디코더(1723) 및 제어부(1725)를 포함한다.

<155> 튜너(1701), IF 필터 및 검출기(1703), NTSC 필터(1705), 데이터 디인터리버(1711), RS 디코더(1715) 및 동기 및 타이밍 복구 블록(1721)은 도2의 튜너(201), IF 필터 및 검출기(203), NTSC 필터(205), 데이터 디인터리버(211), RS 디코더(213) 및 동기 및 타이밍 복구 블록(215)과 동일한 기능을 수행한다.

<156> 필드 동기 디코더(1723)는 도16에 도시된 데이터 프레임의 세그먼트를 수신하여 예비(reserved) 영역에 있는강인 데이터 패킷 복원 정보(한 필드 내강인 데이터와 일반 데이터의 비율 정보,강인 데이터의 코딩 비율 정보 및강인 데이터 코딩 방식 정보 포함)를 복원한 후 제어부(1725)로 전송한다.

<157> 도18은 도17의 제어부에 대한 상세 블록도이다. 도시된 바와 같이 제어부(1725)는 일반/강인 데이터 구분 플래그 생성기(1801), 데이터 인터리버(1803), 트렐리스 인터리버(1805), 지연 버퍼(1807) 및 지연 연산기(1809)를 포함한다.

<158> 일반/강인 데이터 구분 플래그 생성기(1801)는 필드 동기 디코더(1723)로부터

터 수신한 장인 데이터 패킷 복원 정보를 이용하여 장인 데이터 플래그를 생성한다.

<159> 생성된 장인 데이터 플래그는 데이터 인터리버(1803) 및 트렐리스 인터리버(1805)에서 각각 비트 단위 데이터 인터리빙 및 ATSC A/53에 따른 트렐리스 인터리빙이 수행되어 이퀄라이저(1707) 및 트렐리스 디코더(1709)로 전송된다. 송신장치(400)로부터 전송된 데이터 프레임에 포함된 장인 데이터 플래그는 이미 데이터 인터리빙 및 트렐리스 인터리빙 되어 있는 상태이기 때문에 이퀄라이저(1707) 및 트렐리스 디코더(1709)는 데이터 인터리빙 및 트렐리스 인터리빙된 장인 데이터 플래그를 기초로 이퀄라이징 및 트렐리스 디코딩을 수행한다.

<160> 한편, 지역 버퍼(1807)는 일반/장인 데이터 구분 플래그 생성기(1801)에 의해 생성된 장인 데이터 플래그를 수신한 후, 트렐리스 디코더(1709) 및 데이터 디인터리버(1711)에서 데이터를 처리함에 따라 발생하는 지역을 고려하여 장인 데이터 플래그를 패킷 포맷터/장인 디인터리버(1713)로 전송한다. 또한, 지역 버퍼(1807)는 패킷 포맷터/장인 디인터리버(1713)에서 데이터를 처리함에 따라 발생하는 지역을 고려하여 장인 데이터 플래그를 데이터 디랜더마이저(1717), 디멀티플렉서(1719) 및 지역 연산기(1809)로 각각 전송한다.

<161> 지역 연산기(1809)는 지역 버퍼(1807)로부터 수신한, 패킷 포맷터/장인 디인터리버(1713)에서 장인 데이터를 처리함에 따라 발생하는 일반 데이터에 대한 지역이 고려된 장인 데이터 플래그 및 필드 동기 디코더(1723)로부터 수신한 장인 데이터 패킷 복원 정보를 이용하여 장인 데이터 패킷의 지역 시간을 연산하여 데이터

디랜더마이저(1717)로 전송한다. 데이터 디랜더마이저(1717)는 데이터 프레임의 필드 동기(field sync) 신호에 동기되어 디랜더마이징을 수행하고, 필드 동기 디코더(1723)로부터 수신한 장인 데이터 패킷 복원 정보에는 데이터 프레임에서 장인 데이터 패킷의 위치에 대한 정보가 포함되어 있다. 그러나, 패킷 포맷터/장인 디인터리버(1713)에서는 장인 데이터 패킷에 대해서만 데이터 처리가 되며 특히 장인 디인터리버에서 수행되는 디인터리빙 프로세스는 장인 데이터 패킷에 대해 수 패킷 정도의 지연을 야기시킨다. 지연 연산기(1809)는 장인 데이터 패킷에 대한 지연을 보상하기 위해, 수신한 장인 데이터 패킷 복원 정보 및 장인 데이터 플래그를 기초로 장인 데이터 패킷에 대한 지연 시간을 연산하여 데이터 디랜더마이저(1717)로 전송한다. 데이터 디랜더마이저(1717)는 수신한 장인 데이터 플래그 및 장인 데이터 패킷에 대한 지연 시간을 기초로 일반 데이터 패킷 및 장인 데이터 패킷에 대해 디랜더마이징을 수행한다. 예를 들어, 만약 n 번째 일반 데이터 패킷에 대해 디랜더마이징을 수행한 이후, 그 다음 디랜더마이징이 수행되어야 하는 장인 데이터 패킷은 송신장치에서 $n+1$ 번째로 보낸 장인 데이터 패킷이 아니라 k ($k < n$) 번째로 보냈던 장인 데이터 패킷일 수 있다. 이렇게 일반 데이터 패킷에 대한 장인 데이터 패킷 지연이 큰 이유는 패킷 포맷터/장인 디인터리버(1713)에서 원래의 패킷으로 복원하는데 생기는 지연이 포함되기 때문이다. 따라서 데이터 디랜더마이저(1717)는 이러한 지연을 고려하여 디랜더마이징을 수행해야 한다.

<162> 도19는 도17의 패킷 포맷터/장인 디인터리버에 대한 상세 블록도이고, 도20

은 도19의 장인 데이터 디인터리버를 나타내는 개념도로서, 도5에 도시된 송신장치(400)의 장인 인터리버/패킷 포맷터(407) 동작과 반대되는 동작을 수행한다. 즉, 데이터 디인터리버(1711)로부터 입력된 장인 데이터 세그먼트(207 바이트)에 포함되어 있는 RS 패리티 바이트(20 바이트)와 헤더 바이트(3 바이트)를 제거하여 정보데이터가 포함되어 있는 장인 데이터 패킷과 널 패킷을 생성한다. 따라서, 9개 패킷(9×207 바이트)의 장인 데이터 세그먼트가 패킷 포맷터(1901)로 입력되면 패킷 포맷터(1901)는 정보 데이터로 구성된 4개의 장인 데이터 패킷과 널 데이터로 구성된 5개 널 패킷을 출력한다. 다음으로, 장인 데이터 디인터리버(1903)는 패킷 포맷터(1901)로부터 입력되는 장인 데이터 패킷을 바이트 단위로 입력받아 디인터리빙을 수행하여 멀티플렉서(1905)로 장인 데이터 패킷을 전송한다. 디인터리빙 과정에서 장인 데이터 패킷 중 널(null) 패킷은 버리고 정보 패킷에 대해서만 디인터리빙을 수행한다. 일반 데이터 패킷은 장인 데이터 패킷과 멀티플렉싱되도록 일정 지연을 갖는다.

<163> 멀티플렉싱된 일반 데이터 패킷 및 장인 데이터 패킷은 RS 디코더(1715)로 전송된다. RS 디코더(1715)는 각 패킷에 대해 RS 디코딩하여 데이터 디랜더마이저(1717)로 전송한다.

<164> 다시 도14를 참조하면, 디멀티플렉서(1719)는 일반 데이터 패킷 및 장인 데이터 패킷을 장인 데이터 플래그에 따라 디멀티플렉싱하여 188 바이트의 MPEG 호환 가능한 데이터 패킷으로 구성된 직렬 데이터 스트림으로 출력한다.

<165> 이퀄라이저(1707)에는 슬라이서(slicer)로 알려진 판정기 또는 트레이스백(trace back)이 영(0)인 트렐리스 디코더 등이 사용될 수 있다. 이퀄라이저(1707)는 제어부(1725)로부터 전송되는, 비트 단위 테이터 인터리빙 및 ATSC A/53에 따른 트렐리스 인터리빙이 수행된 강인 테이터 플래그를 기초로 수신 신호에 대해 이퀄라이징을 수행한다.

<166> 강인 테이터 신호는 이퀄라이저(1707)의 탭 계수 갱신에 이용되는 결정 신호(decision data)로서 이용될 수 있다. 정확한 신호 레벨 판정은 이퀄라이저의 수렴 속도를 증가시키기 때문에 도플러 환경에서 강인 테이터는 물론 일반 테이터에 대해서도 향상된 수신 성능을 나타낼 수 있다.

<167> 트렐리스 디코더(1709)는 ATSC A/53 표준을 따르는 트렐리스 디코더일 수도 있고, 이퀄라이저(1707)에서 사용될 수 있는 트렐리스 디코더와 유사하게, 일반 테이터 신호에 대해서는 종래의 경우와 같이 $\{-7, -5, -3, -1, 1, 3, 5, 7\}$ 의 8 레벨 신호에 대해 트렐리스 디코딩을 수행하며, 강인 테이터 신호에 대해서는 송신장치(400)의 강화 인코더(411)에서 코딩된 P-2VSB, E-4VSB 또는 E-8VSB 방식에 따라 그 역으로 트렐리스 디코딩을 수행한다.

<168> 본 발명에 따르면 ATSC A/53 표준을 따르는 8-VSB 수신장치는 일반 테이터 패킷을 수신할 수 있으며, 강인 테이터 패킷은 널 패킷으로 처리함으로써 역호환성

을 제공하게 된다.

<169> 이상에서 설명한 본 발명은 전술한 실시예 및 첨부된 도면에 의해 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 있어서 명백하다 할 것이다.

【발명의 효과】

<170> 이상에서 살펴본 바와 같이, 본 발명에 따르면, 8-VSB 방식을 따르는 일반 데이터에 P-2VSB, E-4VSB 및/또는 E-8VSB 방식으로 코딩된 개인 데이터를 혼합함으로써 개인 데이터는 물론 일반 데이터에 대한 수신 성능도 향상시켜 TOV를 만족시키는 SNR을 낮추는 효과를 갖는다.

<171> 또한, 각 방송사들은 특정한 용도와 요구되는 개인성에 따라 적절한 방식으로 개인 데이터를 코딩함으로써 적응적으로 개인 데이터를 전송할 수 있다.

【특허청구범위】

【청구항 1】

일반 데이터와 개인 데이터를 포함하는 디지털 영상 데이터 스트림을 입력받는 입력 수단;

상기 디지털 영상 데이터 스트림에 대하여 데이터 심볼로 코딩하는 인코딩 수단; 및

상기 인코딩수단의 출력 신호를 변조하여 전송하는 송신 수단

을 포함하고,

상기 인코딩 수단은

상기 개인 데이터에 대하여 여러 방식을 혼합하여 트렐리스 코딩을 수행하는
DTV 송신 장치.

【청구항 2】

제1항에 있어서,

상기 인코딩 수단은

상기 일반 데이터에 대하여 $\{-7, -5, -3, -1, 1, 3, 5, 7\}$ 중 하나의 데이터
심볼로 매핑하는

DTV 송신 장치.

【청구항 3】

제1항에 있어서,

상기 인코딩 수단은 상기 장인 데이터에 대하여 2비트 데이터 심볼로 코딩하는 강화 인코더, 및

상기 2비트 데이터 심볼에 기초하여 3비트로 표현되는 소정 레벨 중 어느 한 레벨의 데이터 심볼을 출력하는 트렐리스 인코더
를 포함하는 DTV 송신 장치.

【청구항 4】

제3항에 있어서,

상기 강화 인코더는

P-2VSB 방식과 E-4VSB 방식을 혼합하여 장인 데이터를 코딩하는
DTV 송신 장치.

【청구항 5】

제4항에 있어서,

상기 강화 인코더는

16상태의 E-8VSB 방식을 더 혼합하여 장인 데이터를 코딩하는

DTV 송신 장치.

【청구항 6】

제3항에 있어서,

상기 강화 인코더는

P-2VSB 방식과 16상태의 E-8VSB 방식을 혼합하여 개인 데이터를 코딩하는

DTV 송신 장치.

【청구항 7】

제4항 내지 제6항 중 어느 한 항에 있어서,

상기 강화 인코더는

P-2VSB 방식으로 코딩된 강화 데이터 패킷을 3패킷 이상 이격시키는

DTV 송신 장치.

【청구항 8】

제1항 내지 제6항 중 어느 한 항에 있어서,

상기 인코딩 수단은

상기 입력 수단의 출력 신호에 대하여 데이터 랜더마이징을 수행하는 데이터

랜더마이저;

상기 데이터 랜더마이저의 출력 신호에 대해 RS(Reed Solomon) 인코딩을 수행하는 RS 인코더;

상기 RS 인코더의 출력 신호 중 강인 데이터에 대해서 인터리빙을 수행하며
강인 데이터 코딩 비율에 따라 강인 데이터 패킷으로 재구성하는 강인 인터리버/패
킷 포맷터; 및

상기 강인 인터리버/패킷 포맷터의 출력 신호에 대하여 데이터 인터리빙을
수행하는 데이터 인터리버
를 더 포함하는
DTV 송신 장치.

【청구항 9】

일반 데이터와 강인 데이터를 포함하는 전송 신호를 수신하여 기저대역 신호
로 변환시키는 수신 수단;

상기 전송 신호의 심볼 레벨을 판정하는 이퀄라이징 수단;
판정된 심볼에 대하여 트렐리스 디코딩을 수행하는 트렐리스 디코딩 수단;
트렐리스 디코딩된 신호에 대하여 디지털 영상 데이터 스트림을 출력하는 디
코딩 수단
을 포함하고,
상기 트렐리스 디코딩 수단은

상기 장인 데이터에 대하여 여러 방식을 혼합하여 트렐리스 디코딩을 수행하는

DTV 수신 장치.

【청구항 10】

제9항에 있어서,

상기 트렐리스 디코딩 수단은

P-2VSB 방식과 E-4VSB 방식을 혼합하여 판정된 심볼 레벨을 2비트 데이터 심볼로 디코딩하는

DTV 수신 장치.

【청구항 11】

제10항에 있어서,

상기 트렐리스 디코딩 수단은

16상태의 E-8VSB 방식을 더 혼합하여 디코딩하는

DTV 수신 장치.

【청구항 12】

제9항에 있어서,

상기 트렐리스 디코딩 수단은
P-2VSB 방식과 E-8VSB 방식을 혼합하여 판정된 심볼 레벨을 2비트 데이터 심
볼로 디코딩하는
DTV 수신 장치.

【청구항 13】

제9항 내지 제12항 중 어느 한 항에 있어서,
상기 디코딩 수단은
상기 트렐리스 디코딩 수단으로부터 출력되는 신호에 대하여 데이터 디인터
리빙을 수행하는 데이터 디인터리버;
상기 데이터 디인터리버로부터 출력되는 신호 중 강인 데이터에 대하여 정보
데이터로 구성된 강인 데이터 패킷으로 재구성하고 상기 재구성된 강인 데이터 패
킷에 대해 데이터 인터리빙을 수행하는 패킷 포맷터/강인 디인터리버;
상기 패킷 포맷터/강인 디인터리버의 출력 신호에 대하여 RS 디코딩을 수행
하는 RS 디코더;
상기 RS 디코더의 출력 신호에 대하여 데이터 디랜더마이징을 수행하는 데이
터 디랜더마이저; 및
상기 데이터 디랜더마이저의 출력 신호에 대하여 디멀티플렉싱을 수행하는
디멀티플렉서

를 포함하는

DTV 수신 장치.

【청구항 14】

일반 데이터와 개인 데이터를 포함하는 디지털 영상 데이터 스트림의 입력

단계;

상기 디지털 영상 데이터 스트림에 대하여 데이터 심볼로 코딩하는 인코딩

단계; 및

상기 인코딩 단계의 출력 신호를 변조하여 전송하는 송신 단계

를 포함하고,

상기 인코딩 단계는

상기 개인 데이터에 대하여 여러 방식을 혼합하여 트렐리스 코딩을 수행하는

DTV 송신 방법.

【청구항 15】

제14항에 있어서,

상기 인코딩 단계는

상기 일반 데이터에 대하여 $\{-7, -5, -3, -1, 1, 3, 5, 7\}$ 중 하나의 데이터

심볼로 매핑하는

DTV 송신 방법.

【청구항 16】

제14항에 있어서,

상기 인코딩 단계는 상기 장인 데이터에 대하여 2비트 데이터 심볼로 코딩하는 강화 인코딩 단계, 및

상기 2비트 데이터 심볼에 기초하여 3비트로 표현되는 소정 레벨 중 어느 한 레벨의 데이터 심볼을 출력하는 트렐리스 인코딩 단계
를 포함하는

DTV 송신 방법.

【청구항 17】

제16항에 있어서,

상기 강화 인코딩 단계는

P-2VSB 방식과 E-4VSB 방식을 혼합하여 장인 데이터를 코딩하는
DTV 송신 방법.

【청구항 18】

제17항에 있어서,

상기 강화 인코딩 단계는

16상태의 E-8VSB 방식을 더 혼합하여 강인 데이터를 코딩하는

DTV 송신 방법.

【청구항 19】

제16항에 있어서,

상기 강화 인코딩 단계는

P-2VSB 방식과 16상태의 E-8VSB 방식을 혼합하여 강인 데이터를 코딩하는

DTV 송신 방법.

【청구항 20】

제17항 내지 제19항 중 어느 한 항에 있어서,

상기 강화 인코딩 단계는

P-2VSB 방식으로 코딩된 강화 데이터 패킷을 3패킷 이상 이격시키는

DTV 송신 방법.

【청구항 21】

제14항 내지 제19항 중 어느 한 항에 있어서,

상기 인코딩 단계는

상기 입력된 신호에 대하여 데이터 랜더마이징을 수행하는 데이터 랜더마이

정 단계;

데이터 랜더마이징된 출력 신호에 대하여 RS(Reed Solomon) 인코딩을 수행하는 RS 인코딩 단계;

RS 인코딩된 출력 신호 중 개인 데이터에 대해서 인터리빙을 수행하며 개인 데이터 코딩 비율에 따라 개인 데이터 패킷으로 재구성하는 개인 인터리빙/패킷 포맷팅 단계; 및

개인 인터리빙/패킷 포맷팅된 출력 신호에 대하여 데이터 인터리빙을 수행하는 데이터 인터리빙 단계

를 더 포함하는

DTV 송신 방법.

【청구항 22】

일반 데이터와 개인 데이터를 포함하는 전송 신호를 수신하여 기저대역 신호로 변환시키는 수신 단계;

상기 전송 신호의 심볼 레벨을 판정하는 이퀄라이징 단계;

판정된 심볼에 대하여 트렐리스 디코딩을 수행하는 트렐리스 디코딩 단계;

트렐리스 디코딩된 신호에 대하여 디지털 영상 데이터 스트림을 출력하는 디코딩 단계

를 포함하고,

상기 트렐리스 디코딩 단계는

상기 강인 데이터에 대하여 여러 방식을 혼합하여 디코딩을 수행하는
DTV 수신 방법 .

【청구항 23】

제22항에 있어서 ,
상기 트렐리스 디코딩 단계는
P-2VSB 방식과 E-4VSB 방식을 혼합하여 판정된 심볼 레벨을 2비트 데이터 심
볼로 디코딩하는
DTV 수신 방법 .

【청구항 24】

제23항에 있어서 ,
상기 트렐리스 디코딩 단계는
16상태의 E-8VSB 방식을 더 혼합하여 디코딩하는
DTV 수신 방법 .

【청구항 25】

제22항에 있어서 ,
상기 트렐리스 디코딩 단계는

P-2VSB 방식과 E-8VSB 방식을 혼합하여 판정된 심볼 레벨을 2비트 데이터 심볼로 디코딩하는

DTV 수신 방법.

【청구항 26】

제22항 내지 제25항 중 어느 한 항에 있어서,

상기 디코딩 단계는

상기 트렐리스 디코딩 단계로부터 출력되는 신호에 대하여 데이터 디인터리빙을 수행하는 데이터 디인터리빙 단계;

데이터 디인터리빙된 출력 신호 중 개인 데이터에 대하여 정보 데이터로 구성된 개인 데이터 패킷으로 재구성하고 상기 재구성된 개인 데이터 패킷에 대해 데이터 인터리빙을 수행하는 패킷 포맷팅/개인 디인터리빙 단계;

패킷 포맷팅/개인 디인터리빙된 출력 신호에 대하여 RS 디코딩을 수행하는 RS 디코딩 단계;

RS 디코딩된 출력 신호에 대하여 데이터 디랜더마이징을 수행하는 데이터 디랜더마이징 단계; 및

데이터 디랜더마이징된 출력 신호에 대하여 디멀티플렉싱을 수행하는 디멀티플렉싱 단계

를 포함하는

DTV 수신 방법.

【청구항 27】

잔류 측대파 변조 신호로서,

{-7, -5, -3, -1, 1, 3, 5, 7} 중 어느 하나의 데이터 심볼로 매핑된 일반 데이터 정보;

P-2VSB, E-4VSB 및/또는 E-8VSB 방식으로 트렐리스 코딩되어 {-7, -5, -3, -1, 1, 3, 5, 7} 중 어느 하나의 데이터 심볼로 매핑된 장인 데이터 정보;
장인 데이터 트렐리스 코딩 방식 정보; 및
상기 일반 데이터와 상기 장인 데이터를 구별하기 위한 장인 데이터 플래그 정보
를 포함하는

DTV 전송 신호.

【청구항 28】

제27항에 있어서,

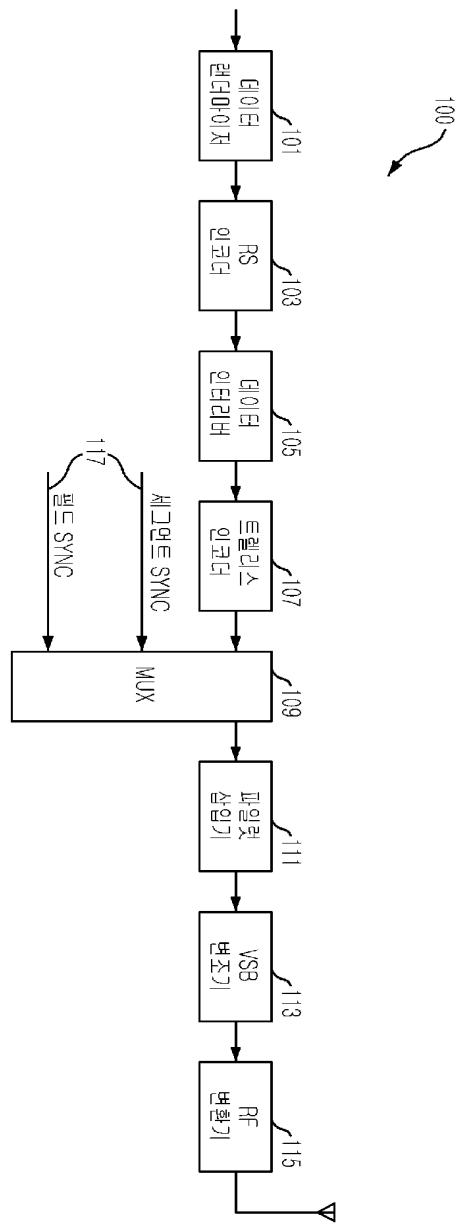
상기 일반 데이터 정보 및 상기 장인 데이터 정보는 데이터 인터리빙 되어
상호 혼합되고,

상기 장인 데이터 정보는 역 호환성(Backward Compatibility)을 갖기 위한
해더 정보를 포함하는

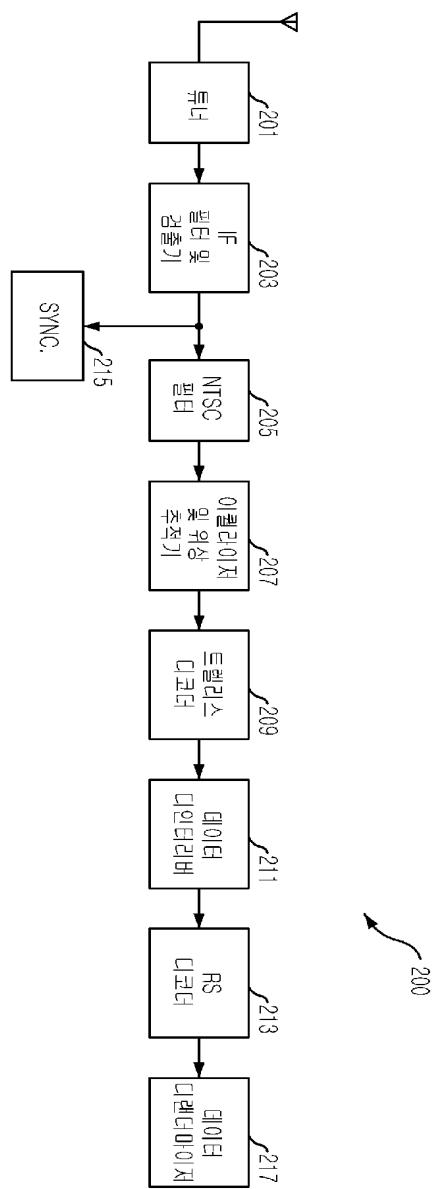
DTV 전송 신호.

【도면】

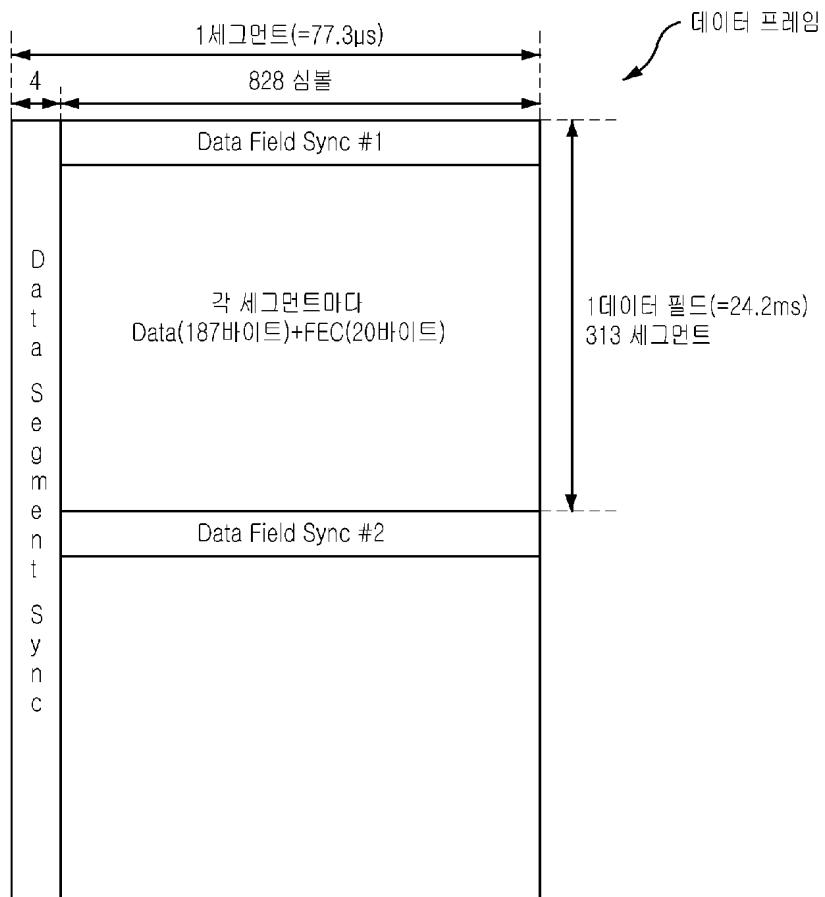
【도 1】



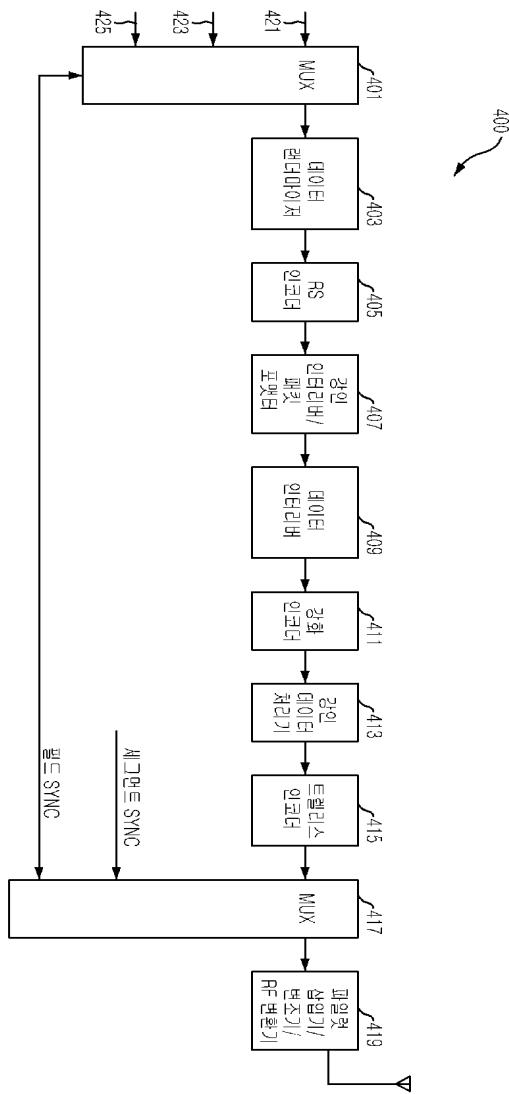
【도 2】



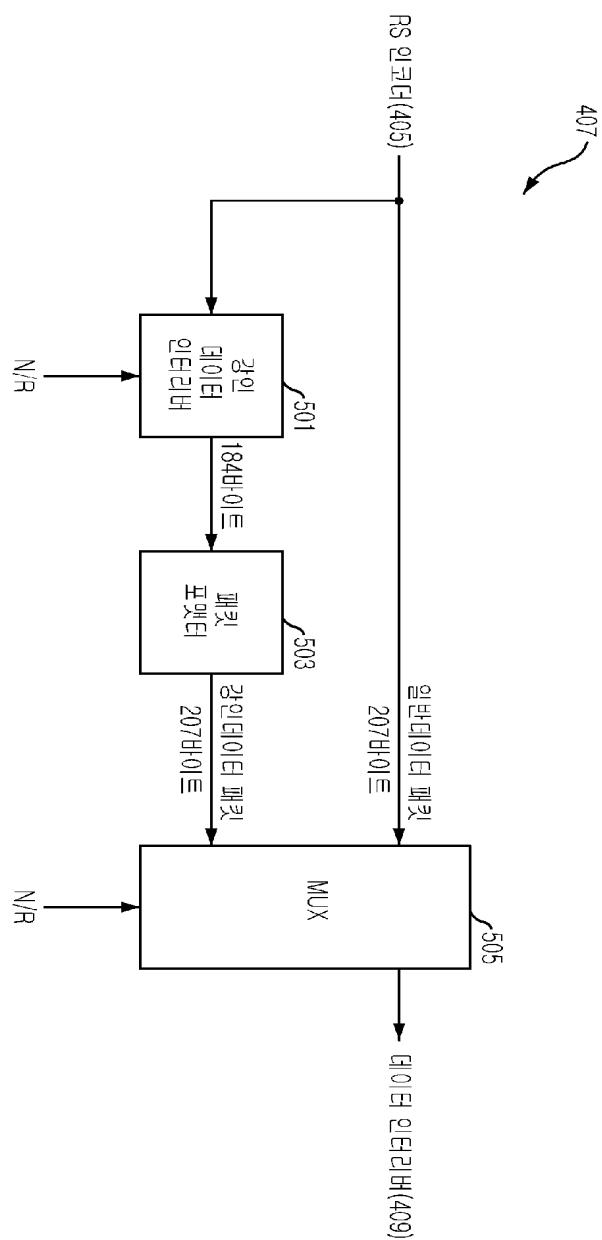
【도 3】



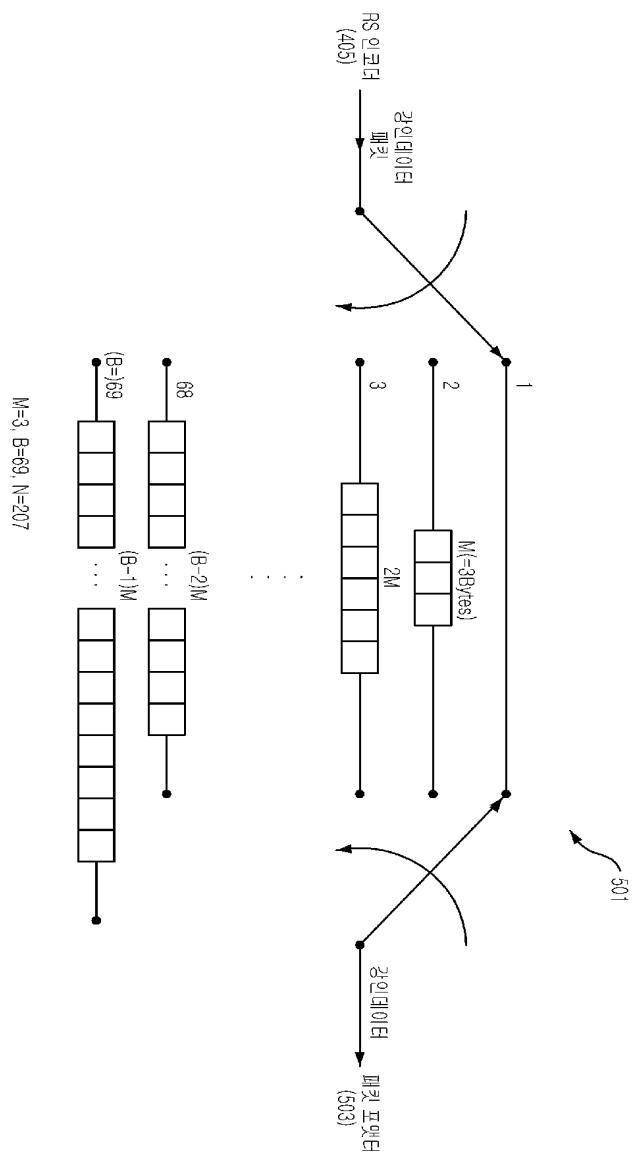
【도 4】



【**5**】

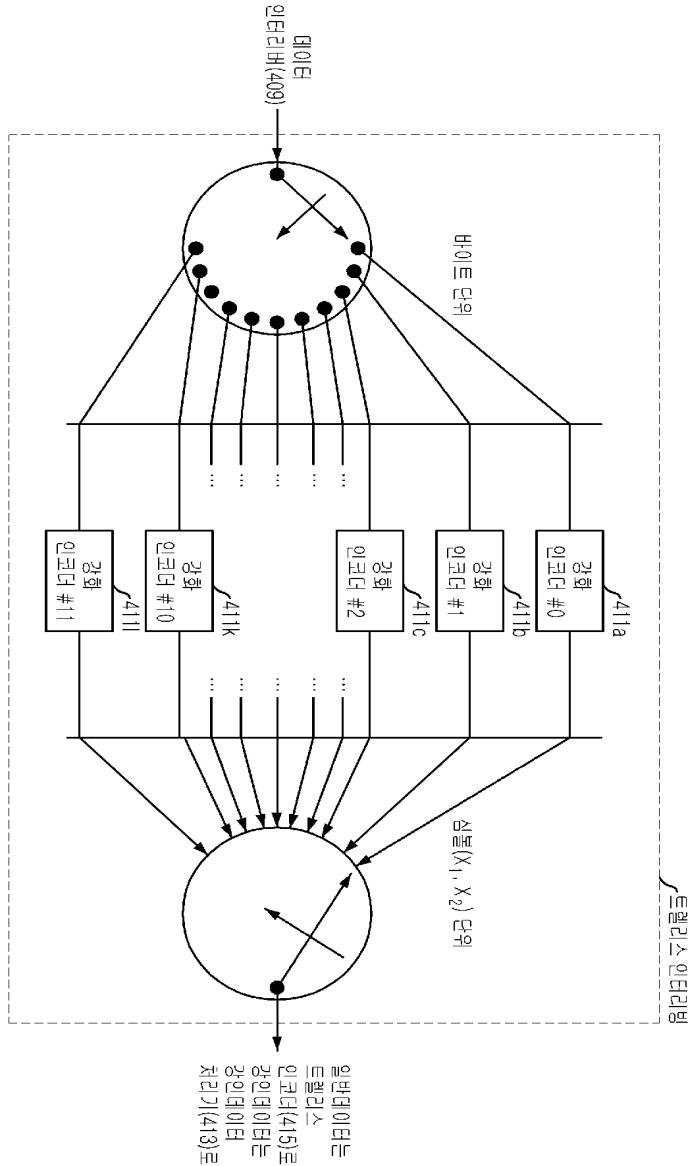


【도 6】

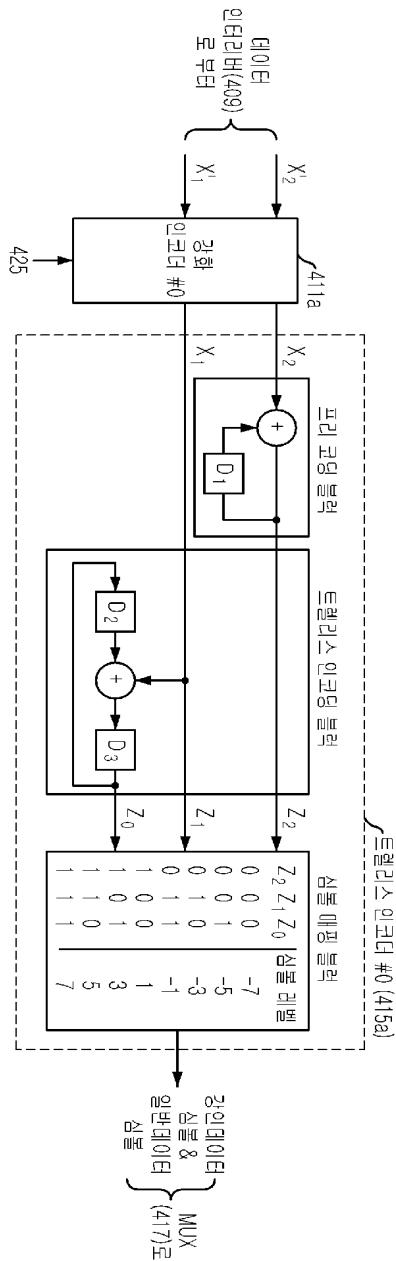


M=3, B=63, N=207

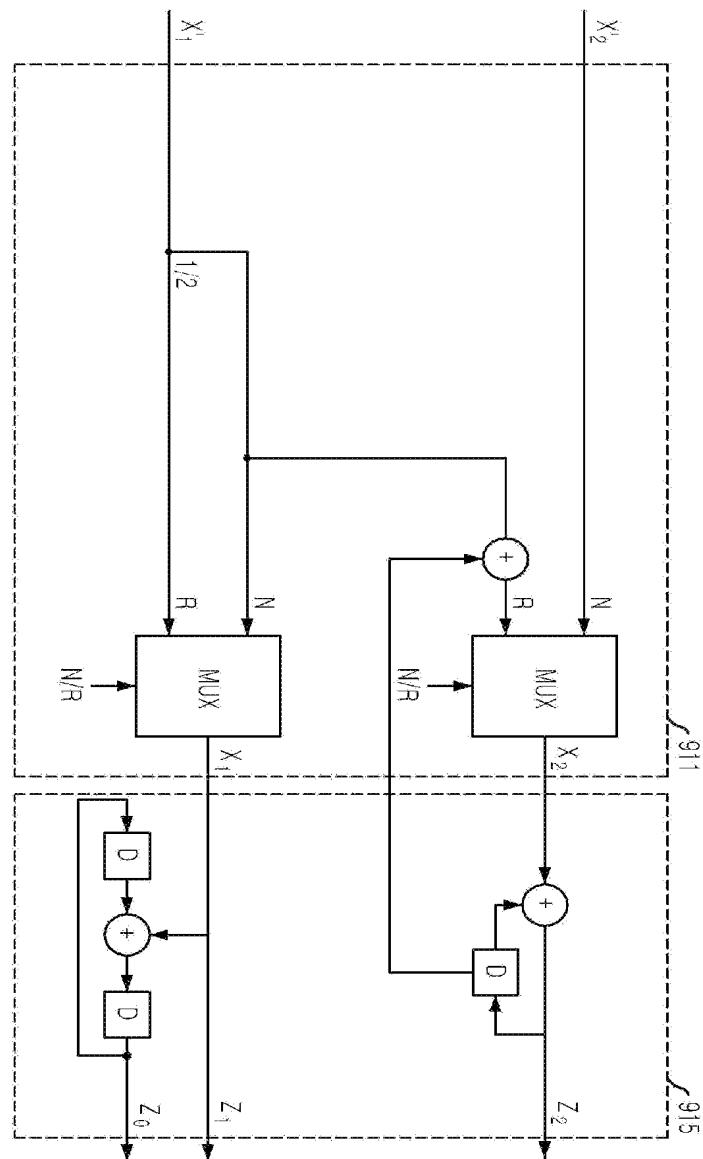
【도 7】



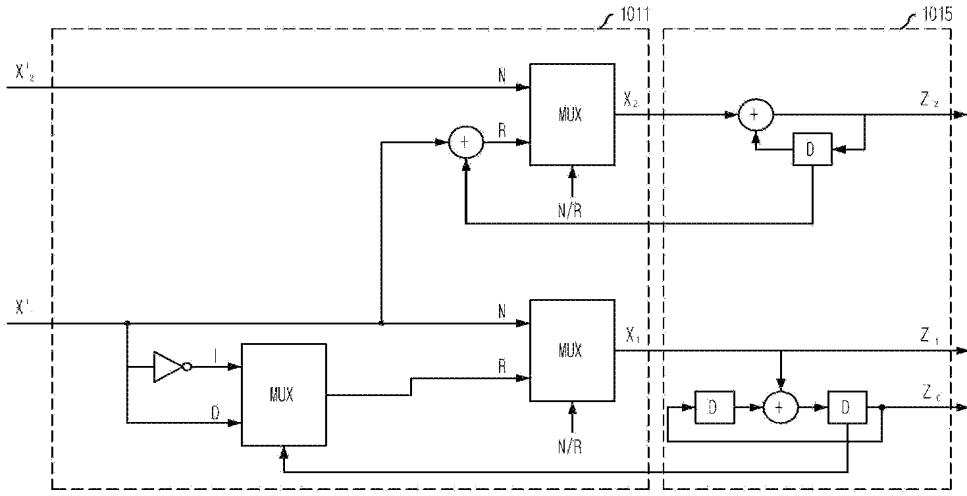
【도 8】



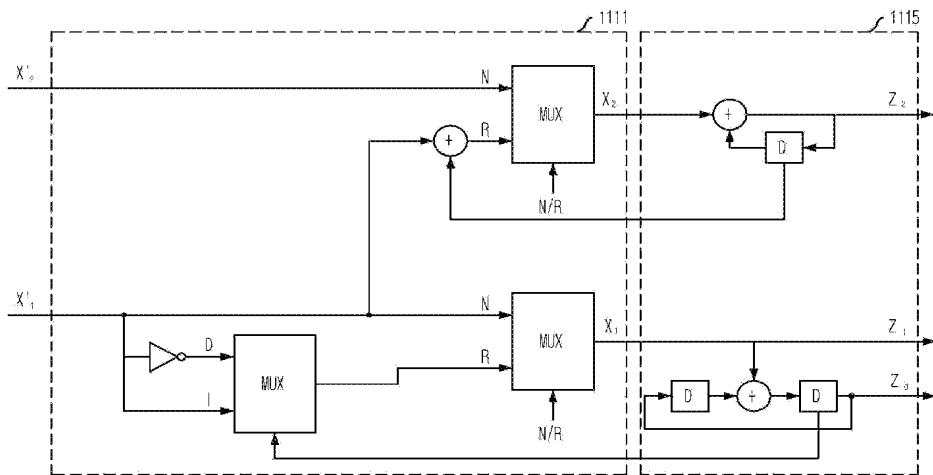
【6】



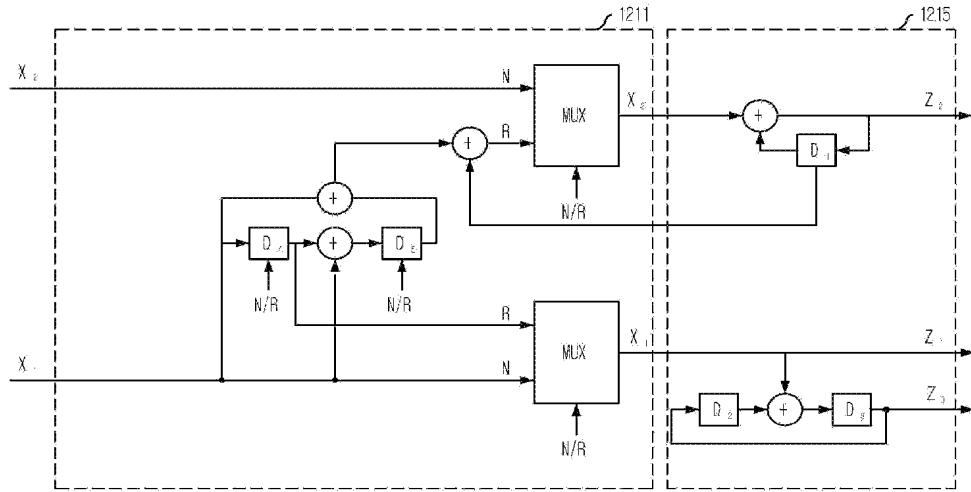
【도 10】



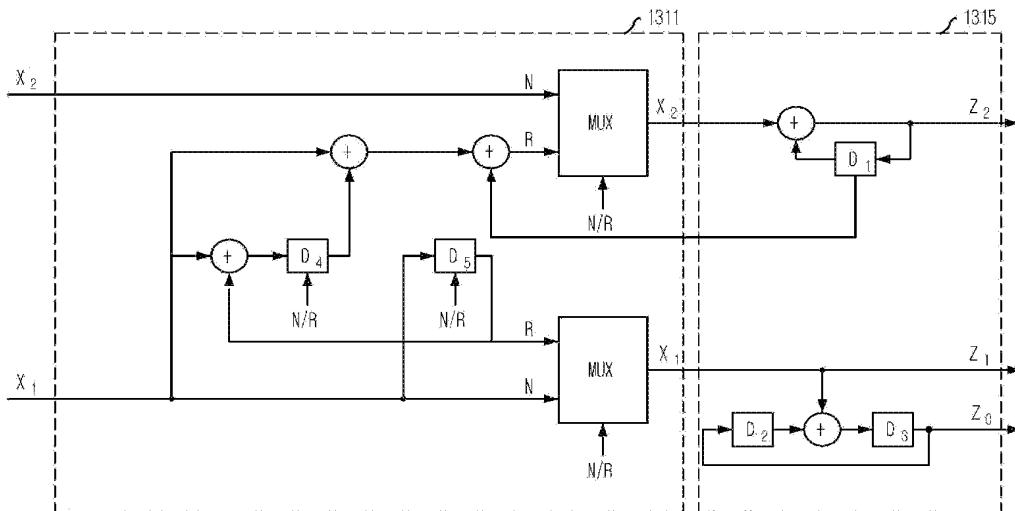
【도 11】



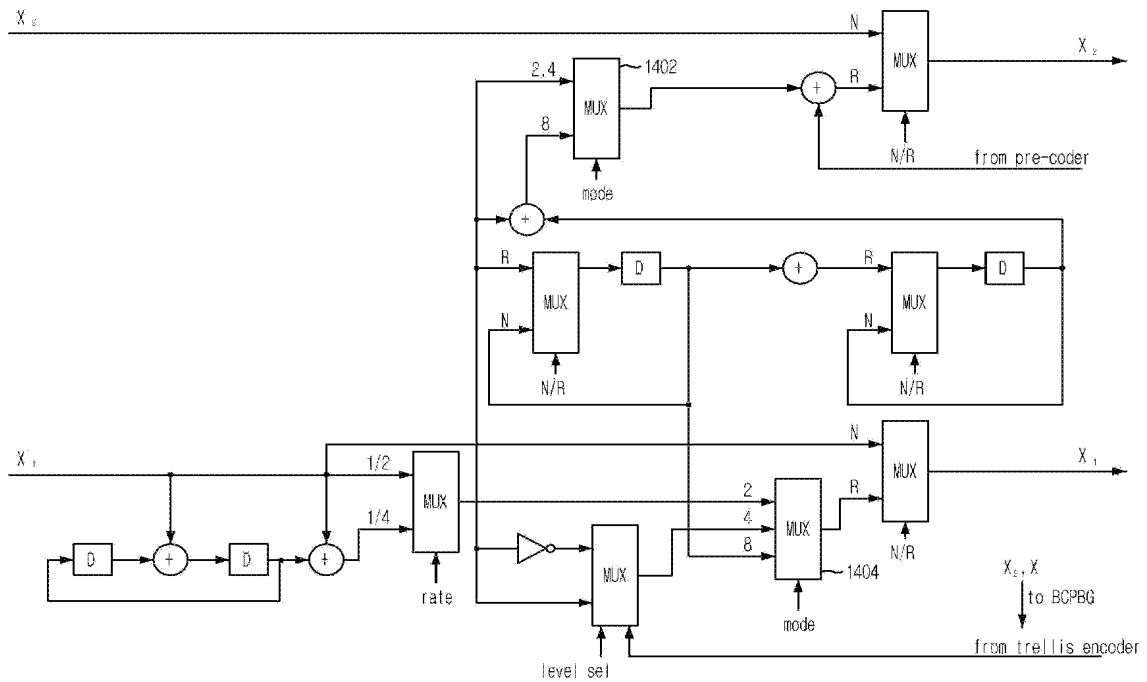
【도 12】



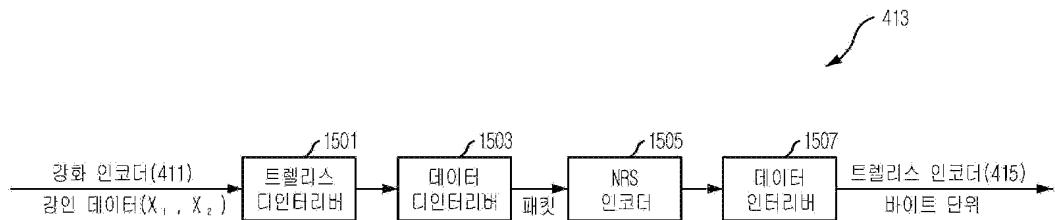
【도 13】



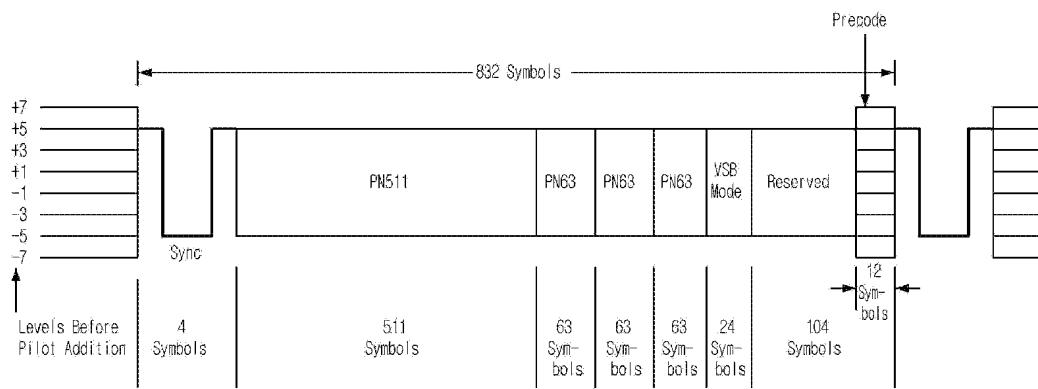
【도 14】



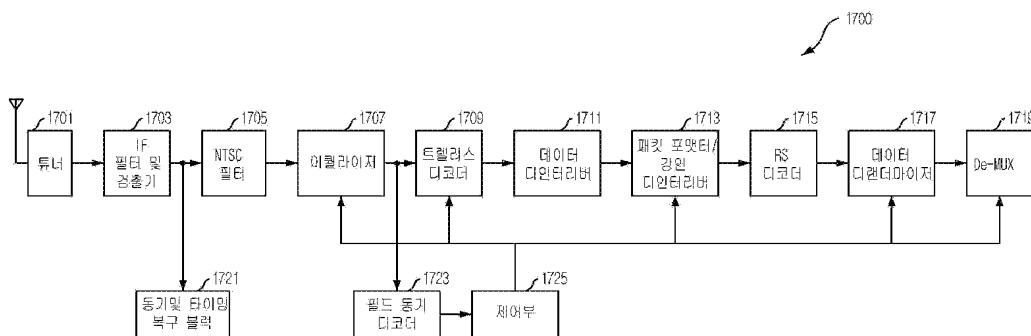
【도 15】



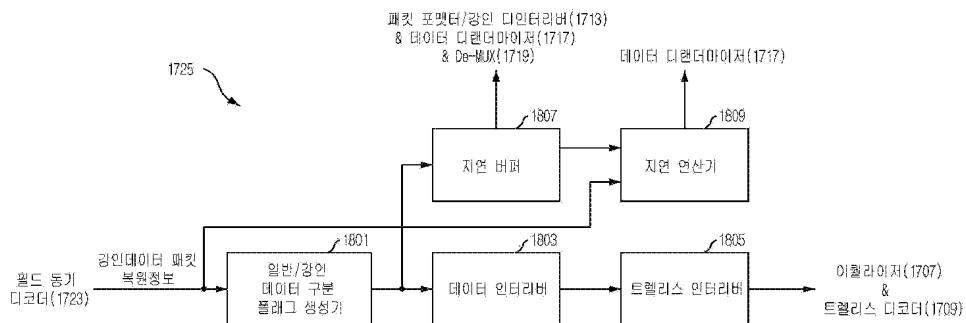
【도 16】



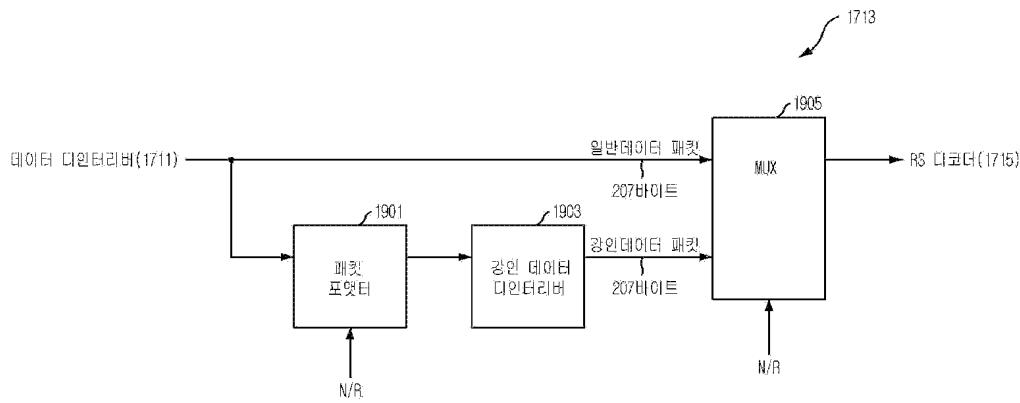
【도 17】



【도 18】



【도 19】



【도 20】

